



2024年度 第1回ARIM量子・電子マテリアル領域セミナー 最先端デバイス技術

最先端デバイスへ広く展開している ALD技術

物質・材料研究機構
生田目 俊秀

原子層堆積法
Atomic Layer Deposition : ALD

目次

1. VLSI2024での ALD 技術とALDの歴史
2. CMOSロジック
3. InO_x 系チャンネル
4. HfZrO_x 強誘電体膜
5. GaNゲート絶縁膜
6. まとめ

VLSI2024から見えるALD技術

ロジック

FinFET
CFET
GAA

HfO₂系強誘電体

HfZrO_x (HZO): 15件

酸化物チャネル

In₂O₃
InGaO_x
InZnO_x
W, Ge-In₂O₃
InGaZnO_x: 8件
(IGZO)
InGaZnSnO_x
ITO
SnO

電極

TiN
Mo
MoN

メモリ

NVDRAM
Next decade DRAM
FeRAM
NAND

2Dチャネル

MoS₂
WSe₂
WS₂

赤色: ALDが用いられている。

ALD技術が用いられている最先端電子デバイス

ロジックCMOS

NVDRAMメモリ

ALD-InO_x系酸化物チャンネル

ALD-HfZrO_x 強誘電体

ALD-HfO₂

ALD-TiN

GaNパワーデバイス

ALD-AlSiO_xゲート絶縁膜

ALD-HfSiO_xゲート絶縁膜

原子層プロセス (ALP) とは？

原子層堆積法

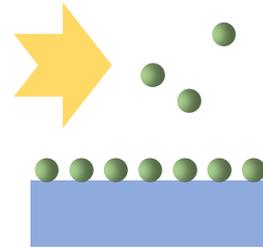
Atomic layer deposition : ALD

(a) 吸着

原料ガス

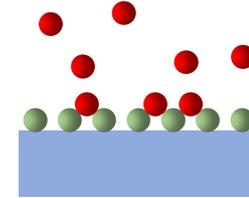
基板

(b) Arパージ



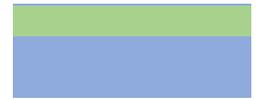
(c) 酸化反応

酸化剤ガス



(d) Arパージ

1原子層成膜

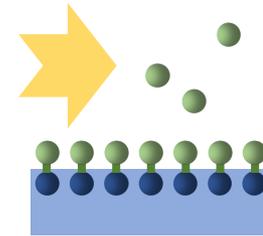


1 cycle

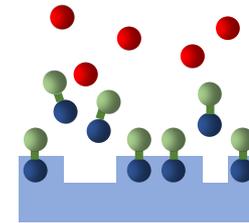
Atomic layer etching : ALE

エッチング種

基板



プラズマガス



1原子層除去



1 cycle

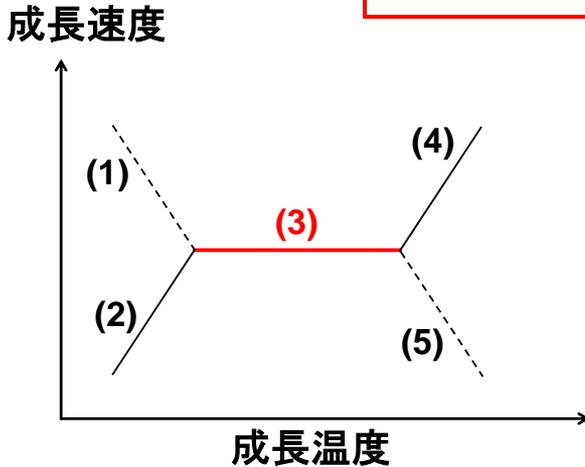
ALP

1原子層毎に成膜/
除去できる。

Atomic Layer Process : ALP

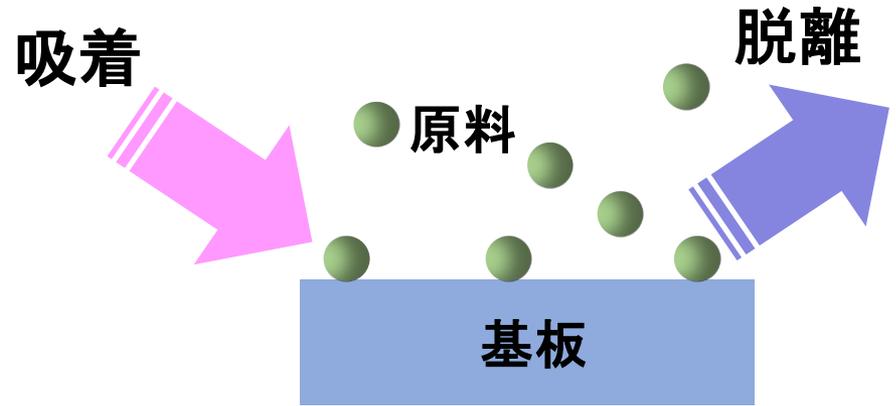
ALDモードはどこ？

表面飽和吸着反応律速

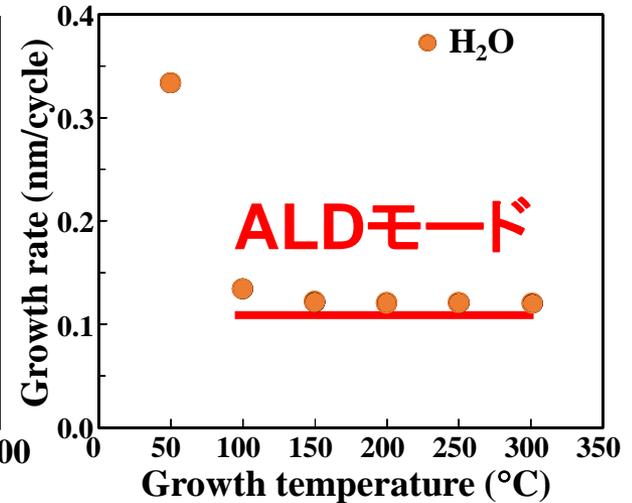
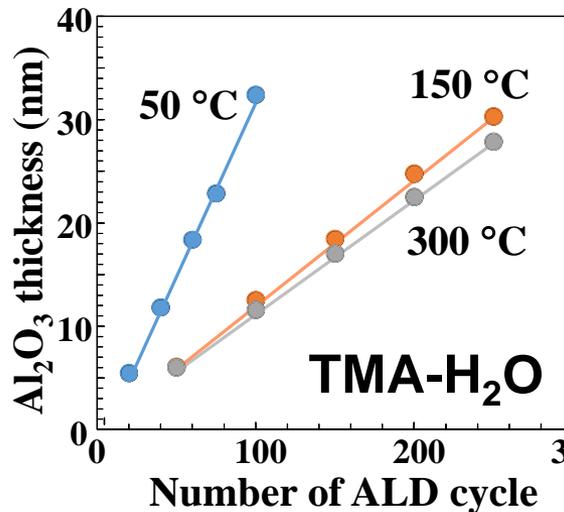
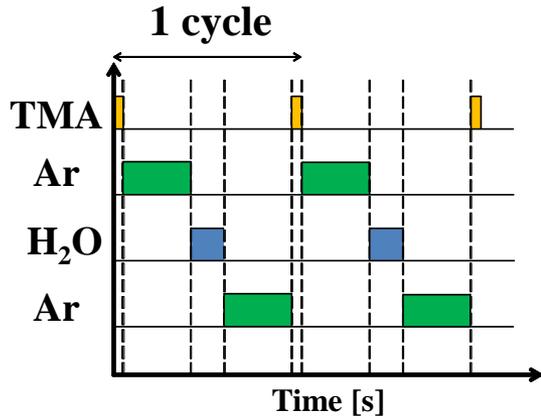


M. Ritala, handbook of thin film materials

吸着と脱離が平衡状態



ALD- Al_2O_3 成膜



ALD法で検討されている元素

周期表

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
1	1 H																	2 He
2	3 Li	4 Be											5 B	6 C	7 N	8 O	9 F	10 Ne
3	11 Na	12 Mg											13 Al	14 Si	15 P	16 S	17 Cl	18 Ar
4	19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr
5	37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Tc	44 Ru	45 Rh	46 Pd	47 Ag	48 Cd	49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe
6	55 Cs	56 Ba	ランタノ イド系	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn
7	87 Fr	88 Ra	アクチノ イド系	104 Rf	105 Db	106 Sg	107 Bh	108 Hs	109 Mt	110 Ds	111 Rg	112 Cn	113 Nh	114 Fl	115 Mc	116 Lv	117 Ts	118 Og

ランタノ イド系	57 La	58 Ce	59 Pr	60 Nd	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu
アクチノ イド系	89 Ac	90 Th	91 Pa	92 U	93 Np	94 Pu	95 Am	96 Cm	97 Bk	98 Cf	99 Es	100 Fm	101 Md	102 No	103 Lr

元素数: 49

R. L. Puurunen., J. Appl. Phys. 97, 121301 (2005).

ALDの歴史

1977

Helsinki大

Suntolaの特許

United States Patent [19]

[11] 4,058,430

Suntola et al.

[45] Nov. 15, 1977

[54] METHOD FOR PRODUCING COMPOUND THIN FILMS

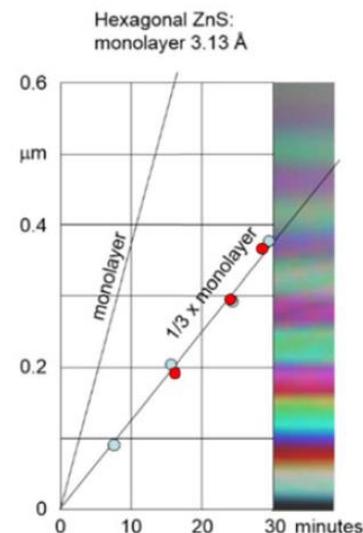
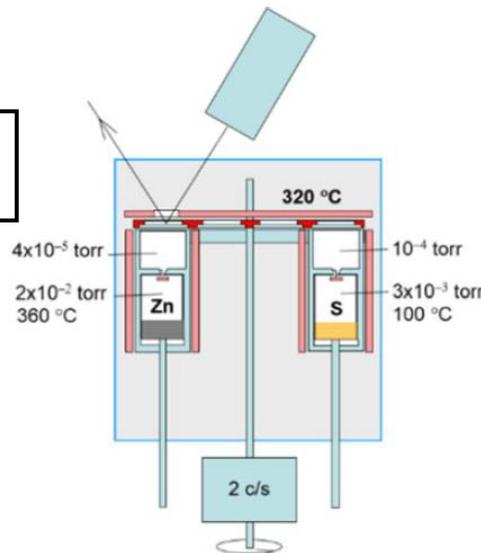
[76] Inventors: Tuomo Suntola, Riihikallio, 02610 Espoo 61, Finland; Jorma Antson, Urheilutie 22, 01350, Vantaa 35, Finland

OTHER PUBLICATIONS

Curzon et al., J. Phys. D. Appl. Phys. vol. 5, No. 5 (1972), pp. 1046–1048.

Primary Examiner—Harry J. Gwinnell
Attorney, Agent, or Firm—Steinberg & Blake

ZnS film



ALDの歴史

- 1977 ○ Helsinki大
Suntolaの特許
- 1981 ○ St. Petersburg
- 1983 ○ ALE-EL Display Helsinki-Vantaa Airport
- 西澤先生@東北大

AlTiO_x ,
 Ta_2O_5 film



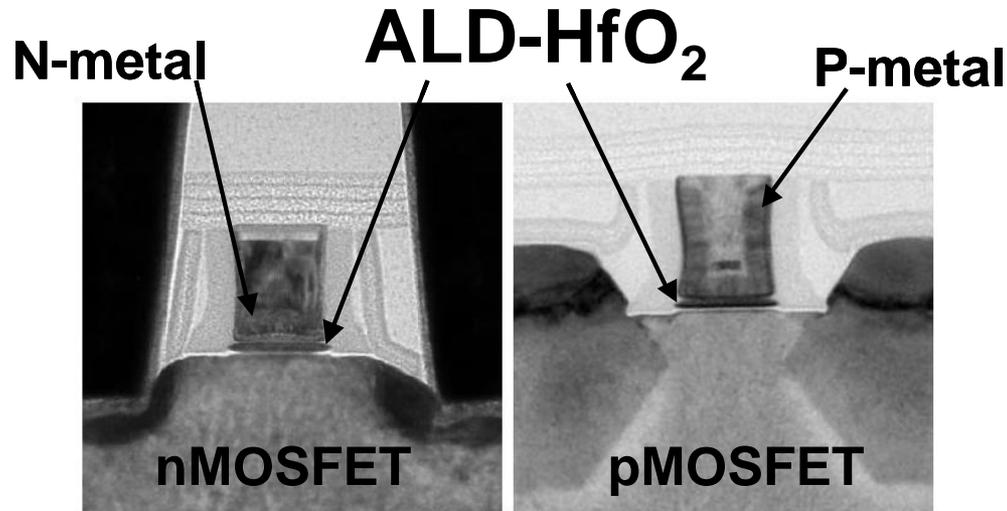
T. R. L. Puurunen, Chem. Vap. Depositiion 20, 232 (2014).

Toshihide Nabatame

ALDの歴史



ロジックCMOSの推移



Intel

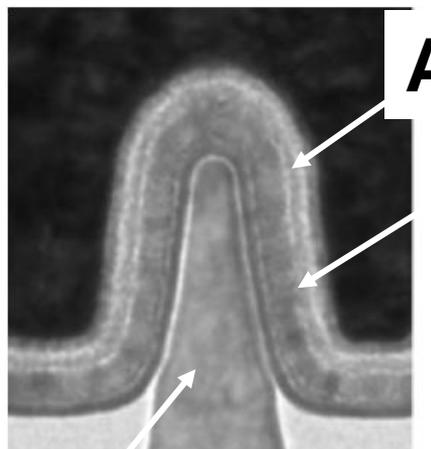
C. Auth et al., VLSI2008, p.128.

2000 ○ High-k絶縁膜 in CMOS

ALD技術は爆発的に、装置製造、研究&開発

ロジックCMOSの推移 (FinFET)

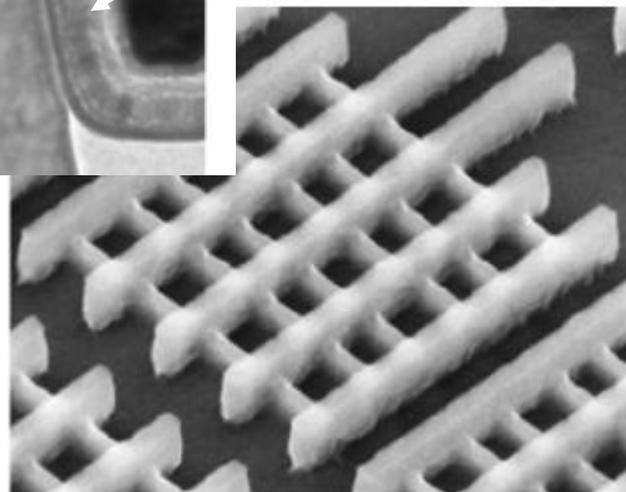
Fin-FET



ALD-TiN

ALD-多結晶HfO₂

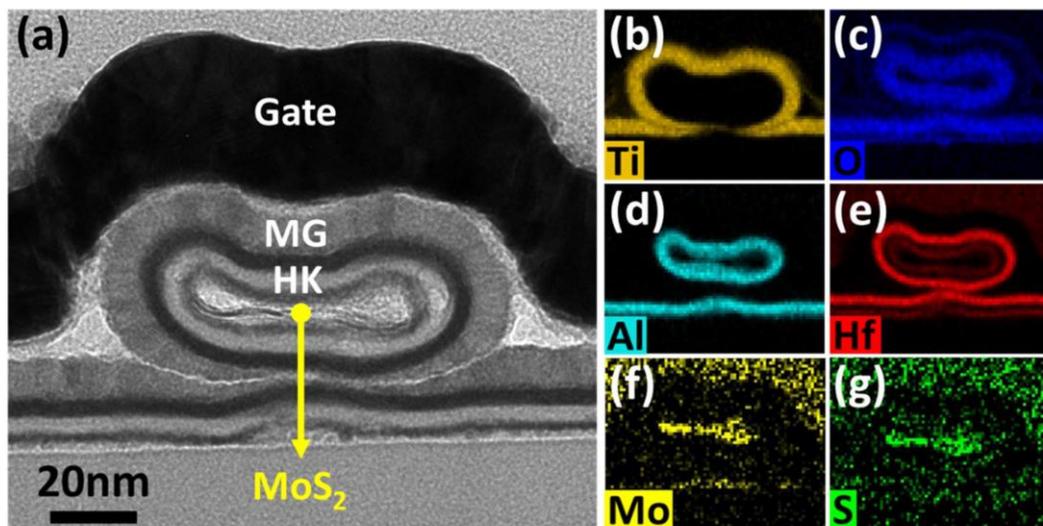
SiGe



Intel

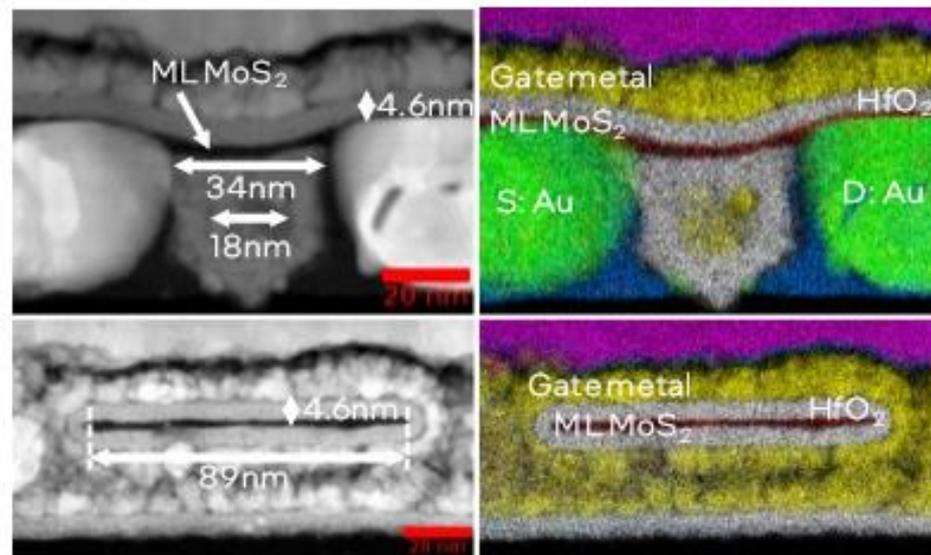
C-H. Jan et al., IEDM2012, p.44.

ロジックCMOSの推移 (MoS₂)



NYCU&TSMCグループ

B.-J. Chou et al., Nanotechnology 35, 125204 (2024).



Intel

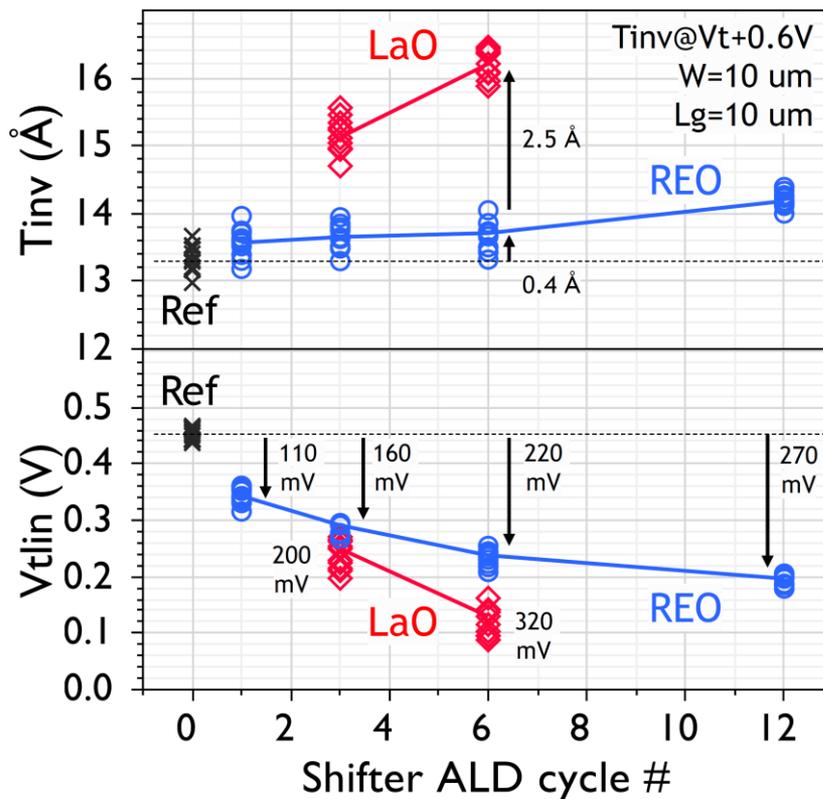
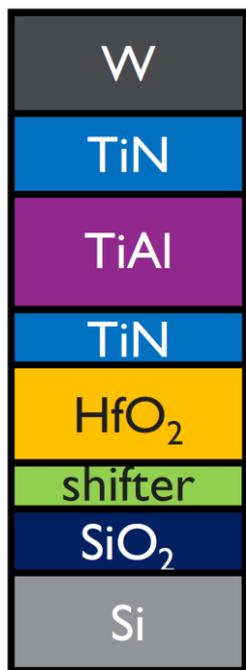
W. Mortelmans et al., VLSI2024, T3.1 (2024).

Toshihide Nabatame

ロジックCMOSでのALD技術のまとめ

○ 3D構造で、チャンネル材料が変わってもゲート絶縁膜及び電極の成膜は、ALD技術が継続。

○ **ALD数サイクルでの膜厚制御が要求。**

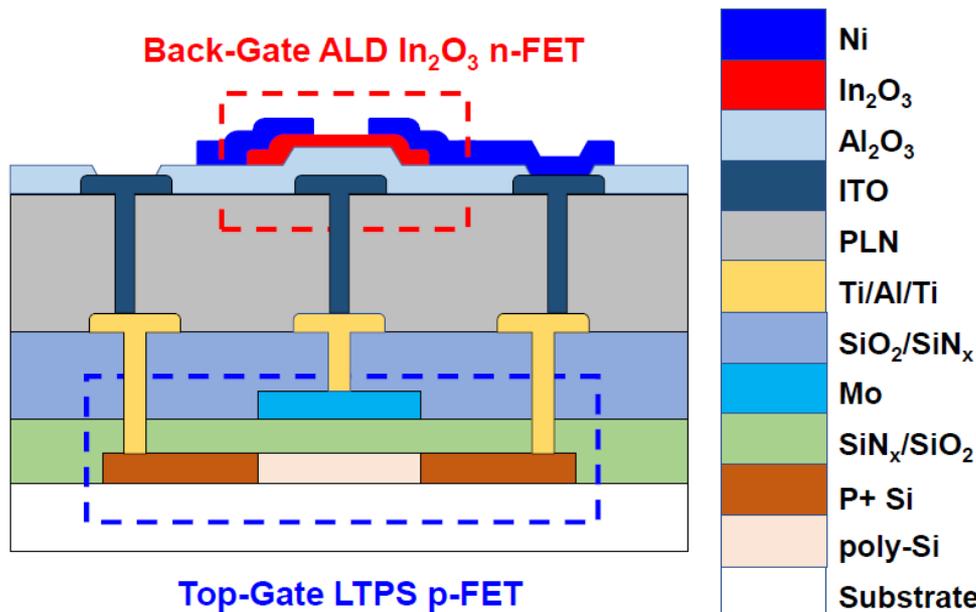


H. Arimura et al., VLSI2024, T11.1 (2024).

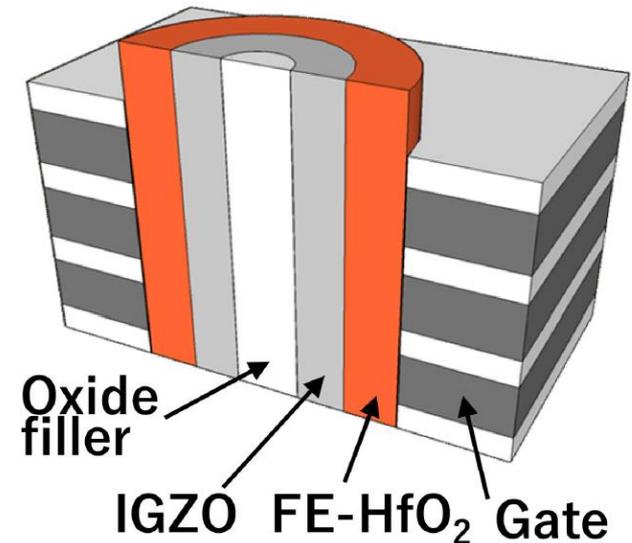
Toshihide Nabatame

ALD-InO_x系チャネルに望まれる事

(a) n-FET in BEOL



(b) 3D vertical FeFET



W. Tang et al., IEDM, p.483, 2022.

F. Mo et al., IEEE J. Electron. Devices Soc. 8, 717 (2020).

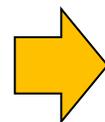
プロセス温度 (<350°C)

内壁の均質膜

$V_{on} > 0V$ (ノーマリオフ)

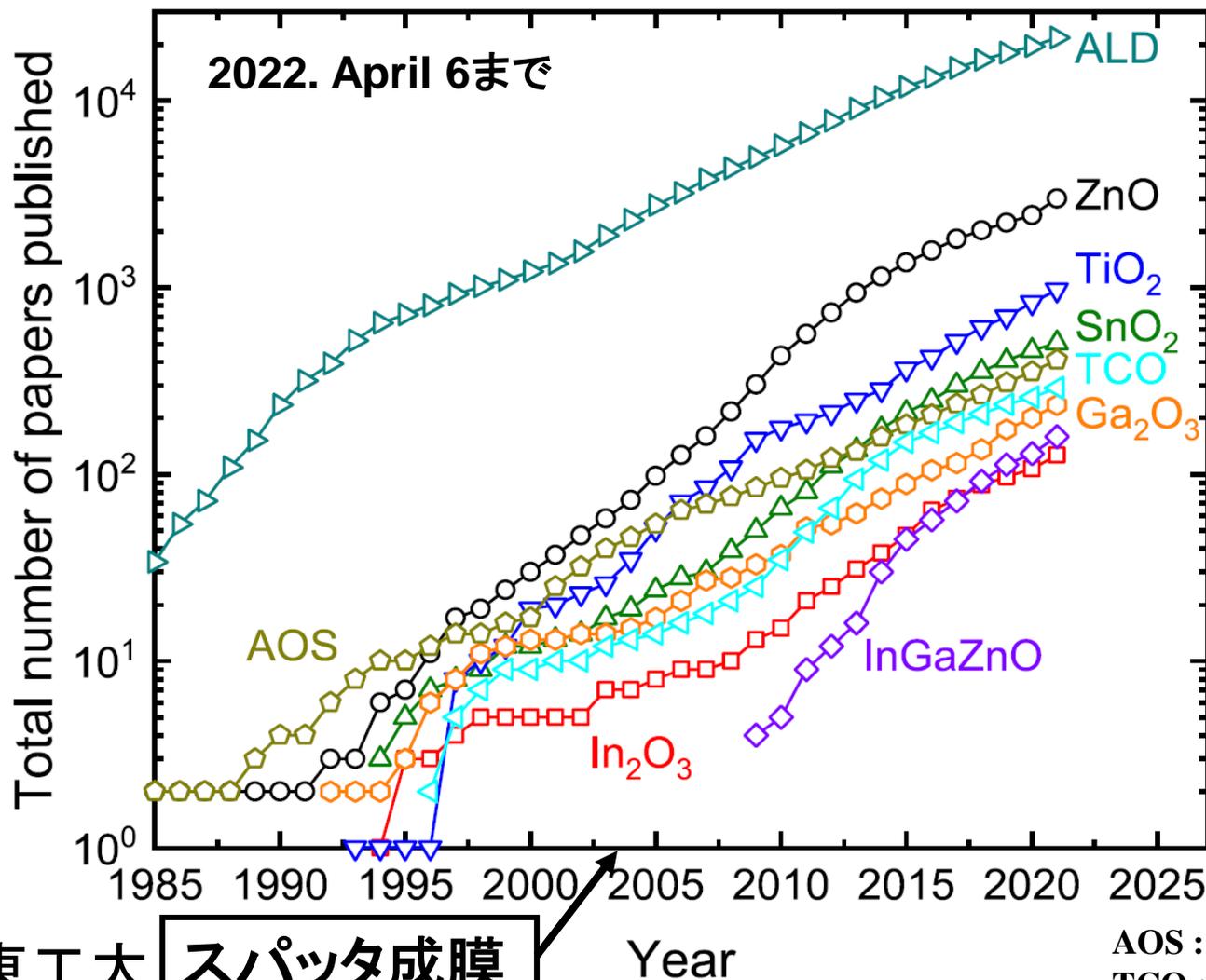
In₂O₃: 金属的、 $V_{on} < 0V$

InGaZnO: $V_{on} > 0V$



ALDの特徴

ALDによる酸化物半導体の報告例

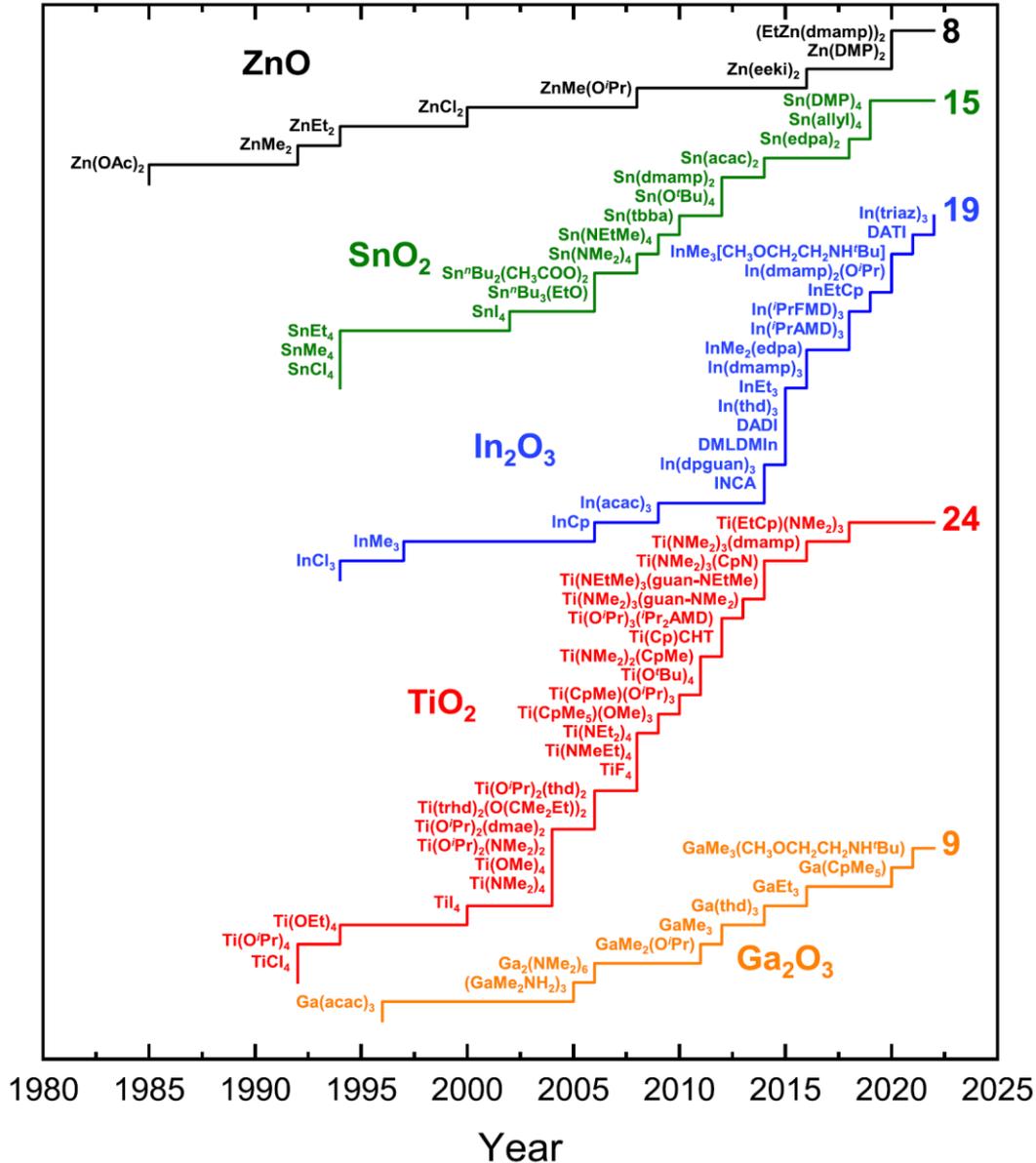


K. Nomura et al., Science 300, 1269 (2003).
K. Nomura et al., Nature 432, 488 (2004).

B. Macco et al., Appl. Phys. Rev. 9, 04313 (2022).

AOS : Amorphous oxide semiconductor
TCO : Transparent conductive oxide

ALD-In, Ga, Zn原料の推移



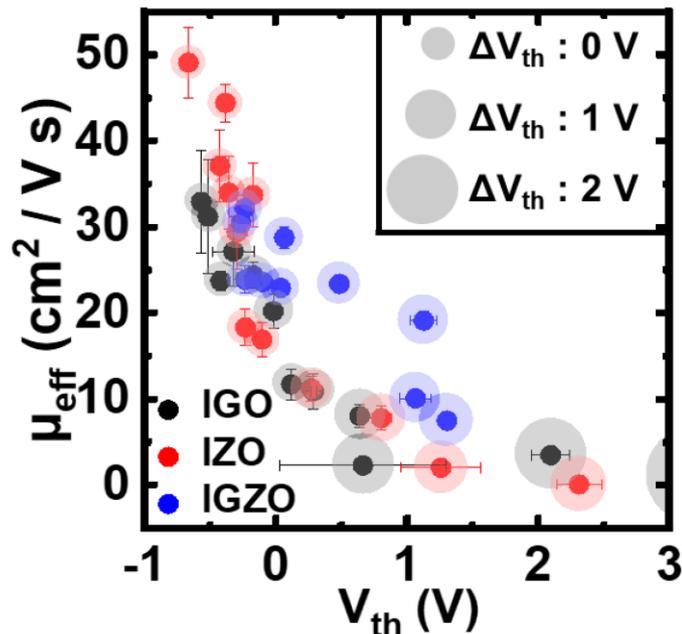
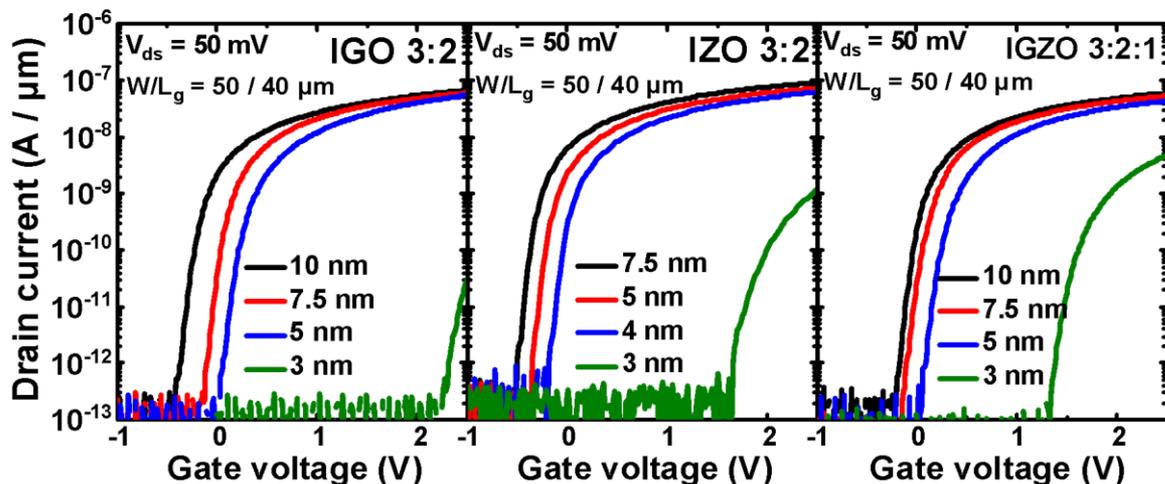
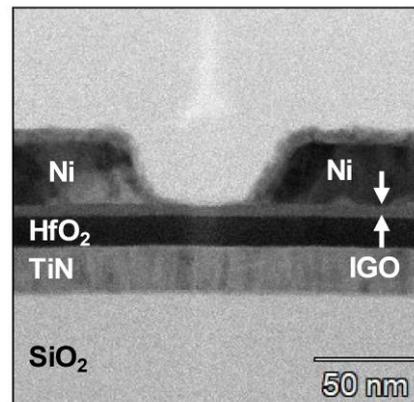
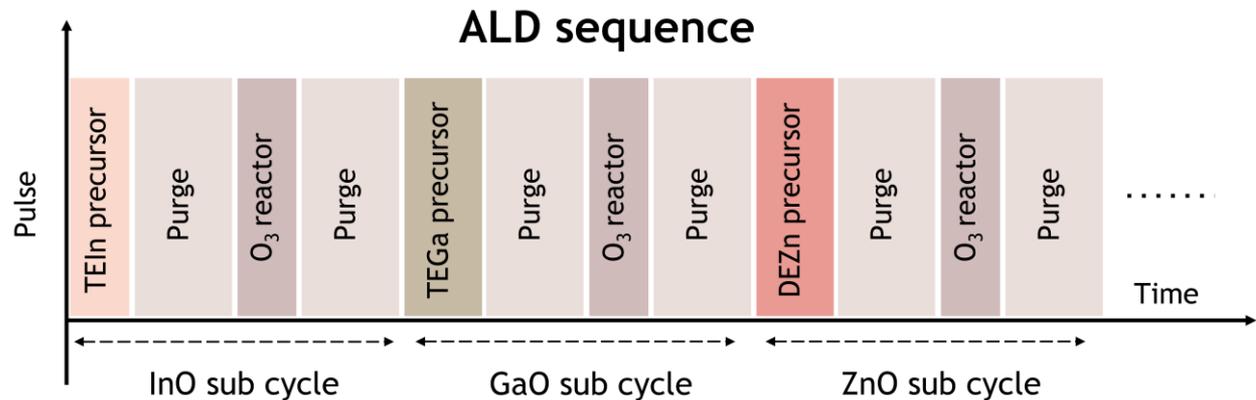
**In原料 : 19種類
(13原料/7年間)**

Ga原料 : 9種類

Zn原料 : 8種類

B. Macco et al., Appl. Phys. Rev. 9, 04313 (2022).

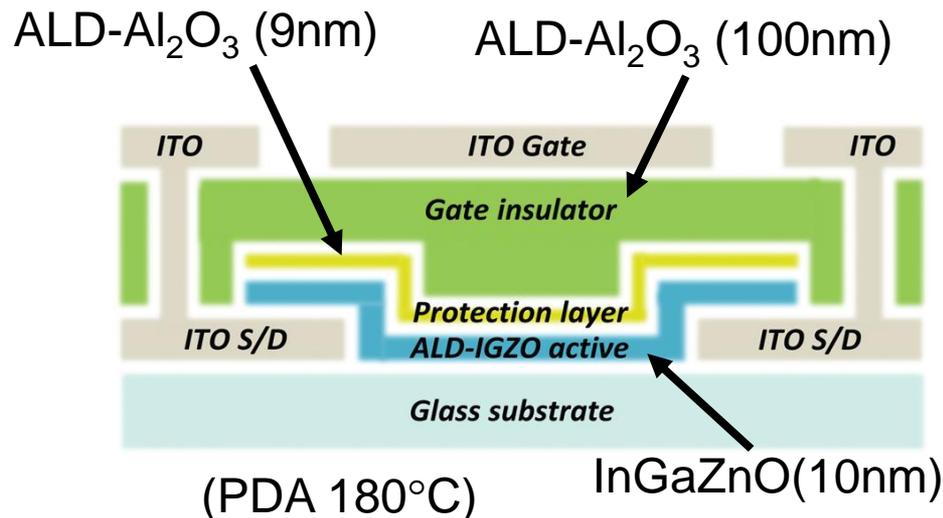
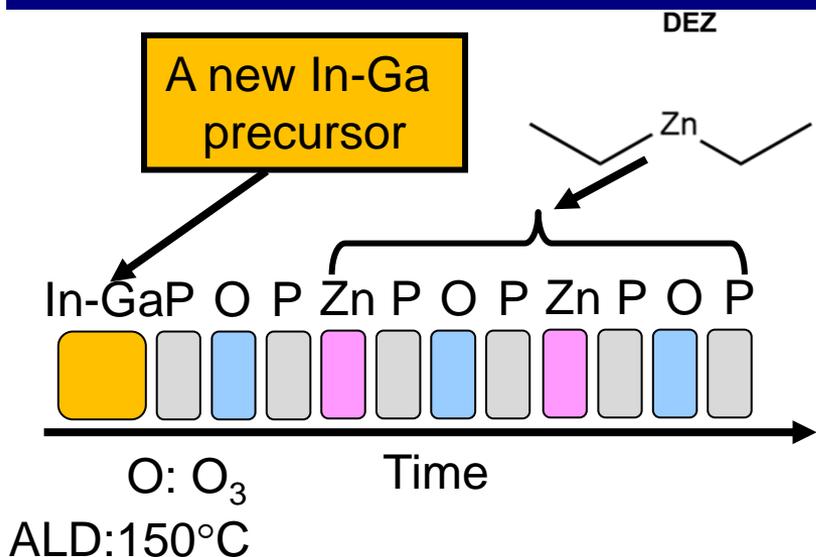
ALD-InGaZnO FET



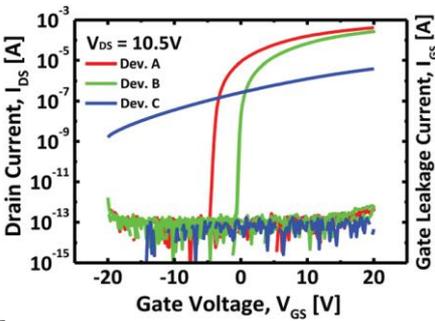
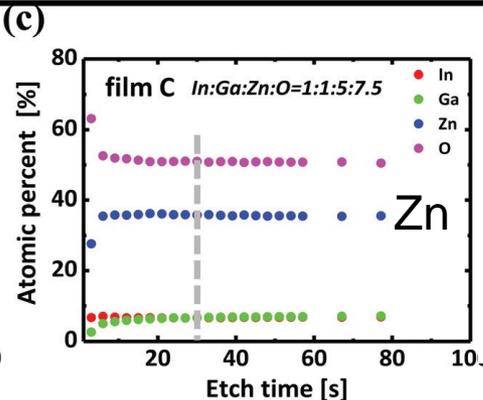
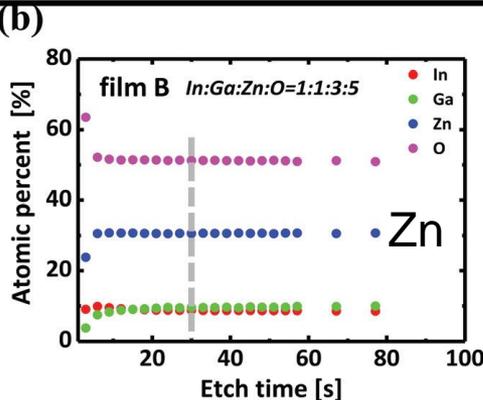
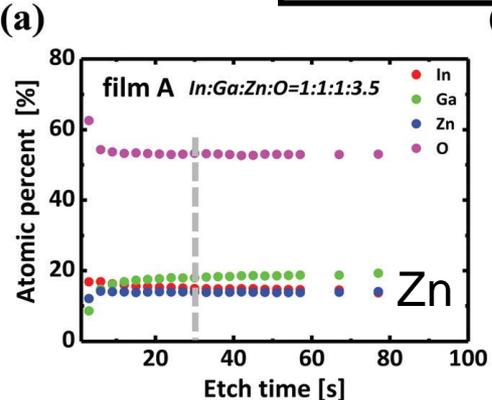
東大 (小林先生) & 奈良先端大 (浦岡先生、高橋先生)

K. Hitaka et al., VLSI2024 T4-1 (2024).

ALD-InGaZnO FET (新In-Ga原料)



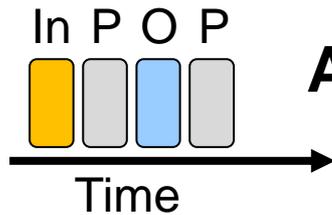
In-Ga原料の特徴: ALDシーケンスがシンプル。
In/Ga比は一定。



Kyung Hee Univ. (Sung-Min Yoon)

S.-B. Ko et al., J. Mater. Chem. C 7, 6059 (2019).

ALD-InO TFTの課題 (~2018)



ALDシーケンスがシンプル。

O: H₂O₂, O₂ plasma

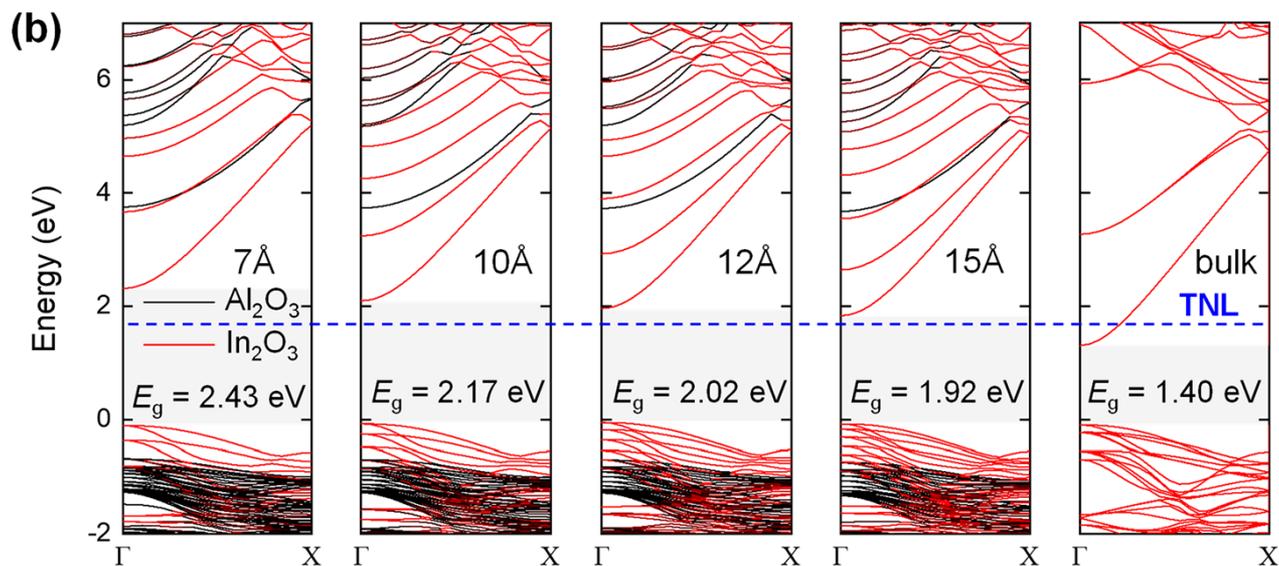
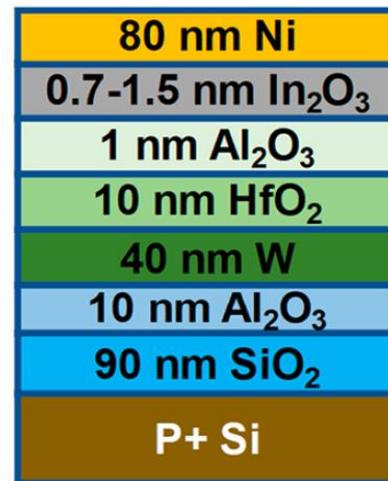
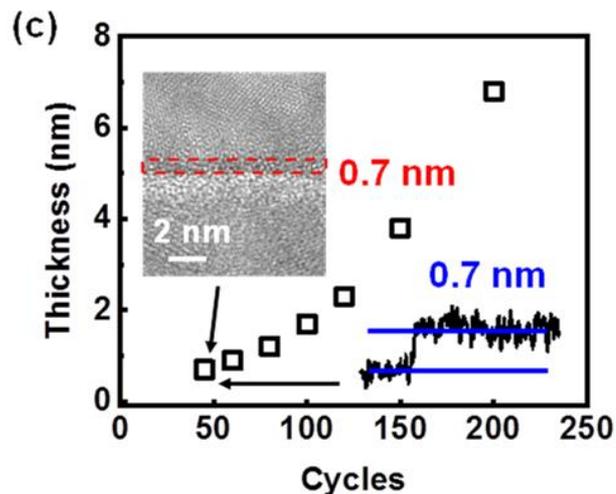
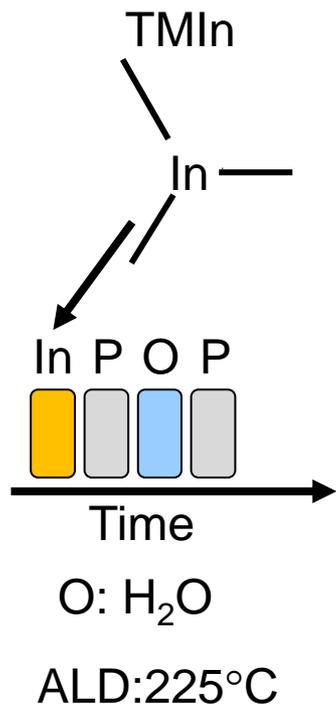
ALD-InO : 5-20nm

Precursor		ALD (°C)	PMA (°C)	V _{th} (V)	V _{on} (V)	μ (cm ² /Vs)	SS	Ref.
InCp	In ₂ O ₃	160	300	-3.7		7.8	0.32	1
Me ₂ In(EDPA)	In ₂ O ₃	90	350		-1.0	18	0.17	2
Et ₂ InN(SiMe ₃) ₂	InO _x	200	350	-1.2		39.2	0.27	3

V_{on} < 0Vで、ノーマリオフが得られない。

1. Q. Ma, et al., *Nanoscale Res. Lett.*, 13, 2 (2018).
2. H.-I. Yeom, et al., *J. Mater. Chem., C*, 4, 6873 (2016).
3. H. Y. Kim et al., *ACS Appl. Mater. Interfaces*, 8, 26924 (2016).

ALD-InO極薄膜化 (~0.7nm)

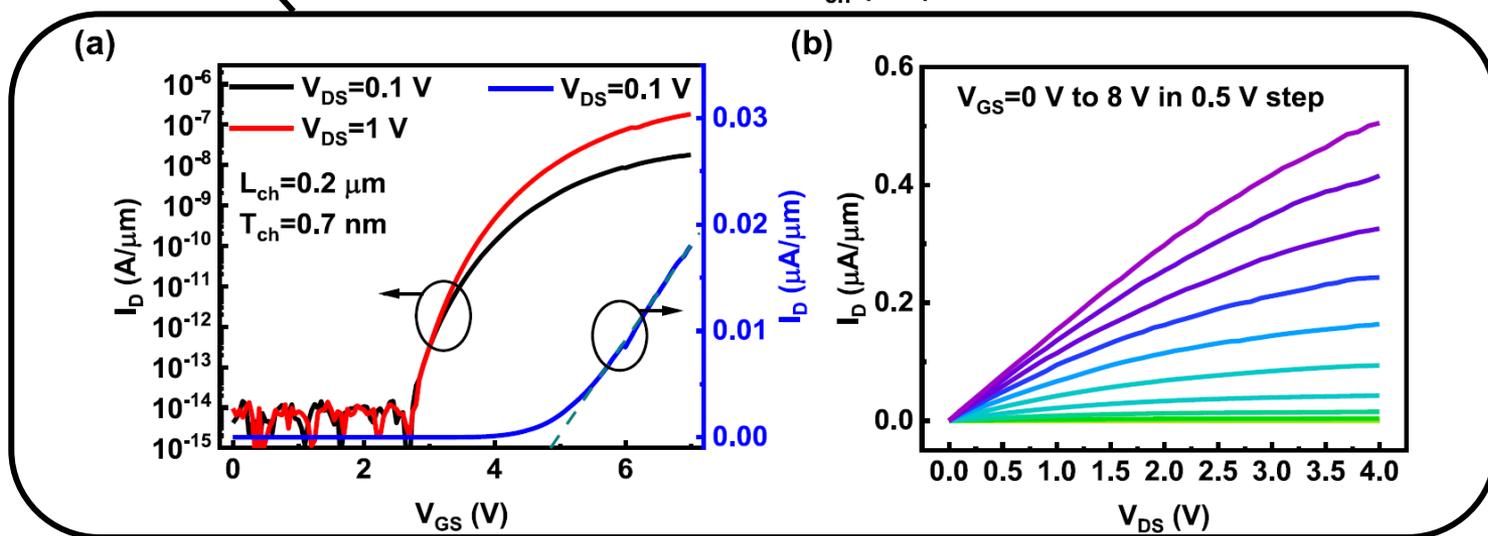
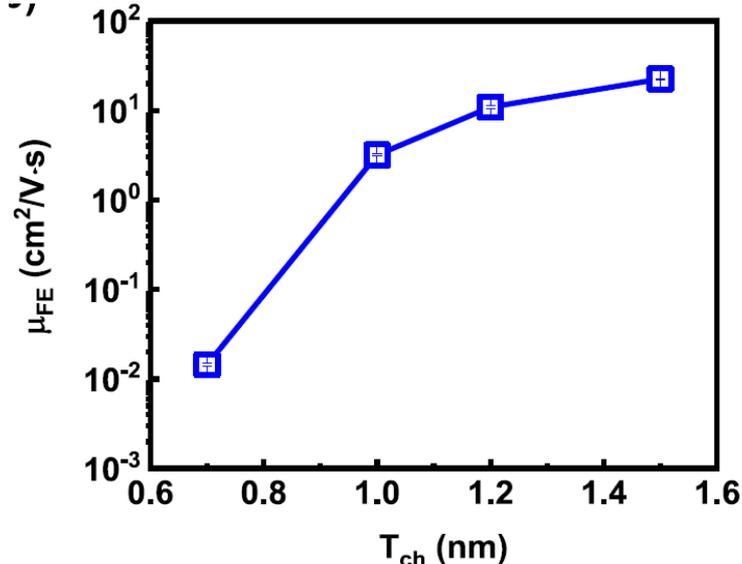
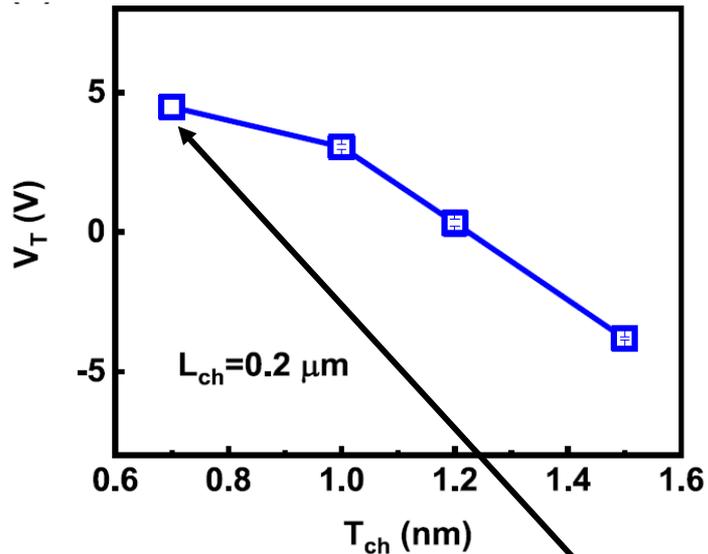


Purdue Univ. (Peide D. Ye)

M. Si et al., Nano Lett. 21, 500 (2021).

M. Si et al., IEEE Electron Device Lett. 42, 184 (2021).

ALD-InO極薄膜化 (~0.7nm)



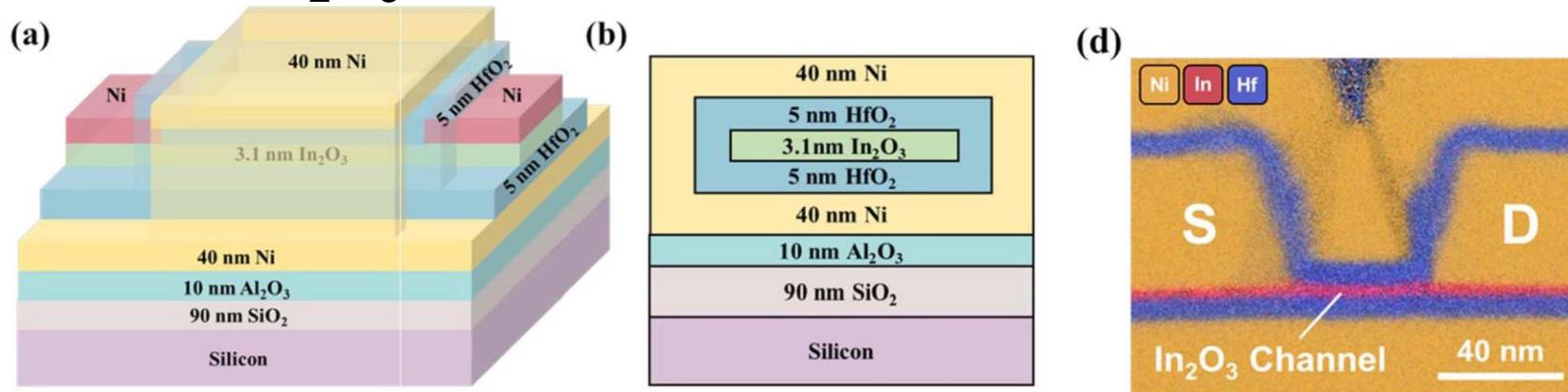
Purdue Univ. (Peide D. Ye)

M. Si et al., Nano Lett. 21, 500 (2021).

M. Si et al., IEEE Electron Device Lett. 42, 184 (2021).

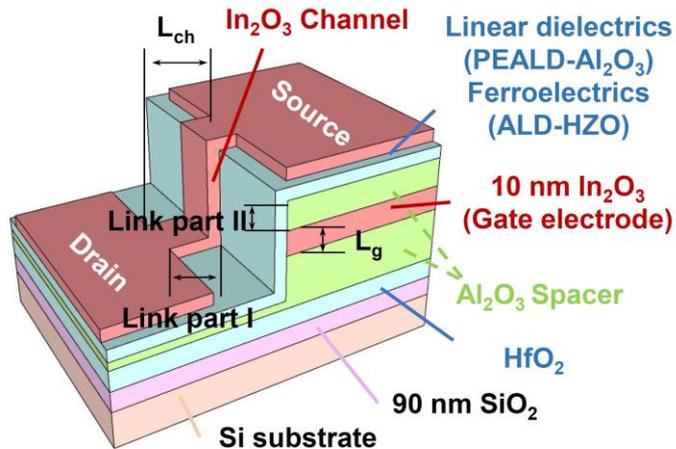
ALD-InOのGAA&HZO FeFET

ALD-In₂O₃ GAA-nanoribbon FET

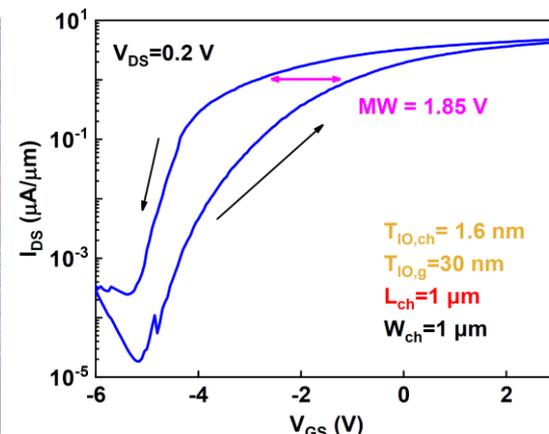
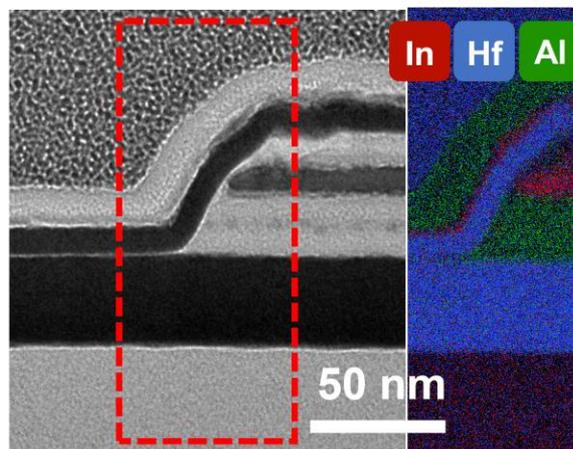


Z. Zhang et al., IEEE Electron Device Lett. 43, 1905 (2022).

Vertical ALD-In₂O₃/HZO FeFET



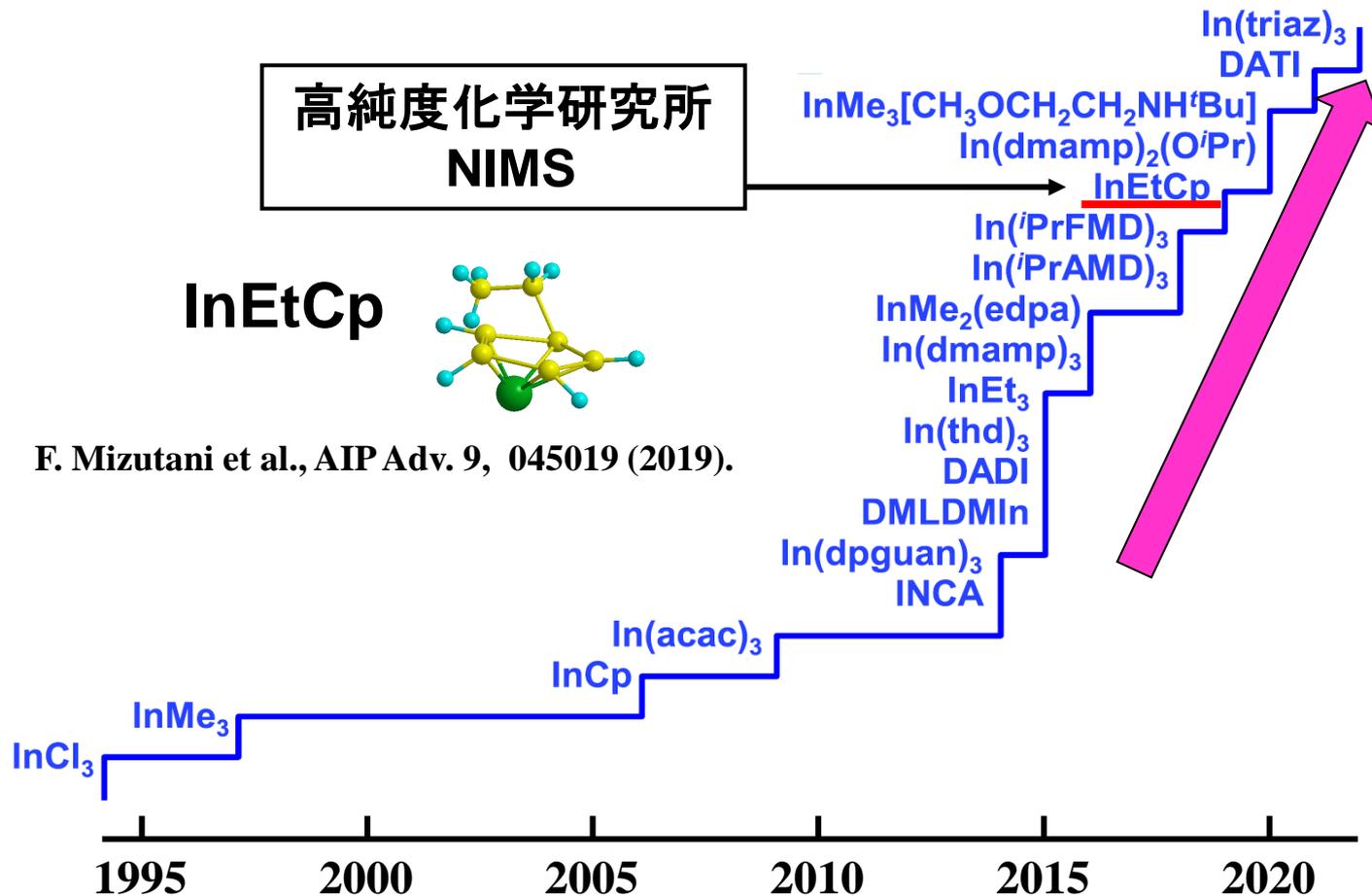
HR-TEM with EDS mapping



Purdue Univ. (Peide D. Ye)

Z. Lin et al., VLSI2024 T4-1 (2024).

13種類のALD-In原料の開発(7年間)



B. Macco et al., Appl. Phys. Rev. 9, 04313 (2022).

H₂O/O₃ コンビネーションのALD-In₂O₃

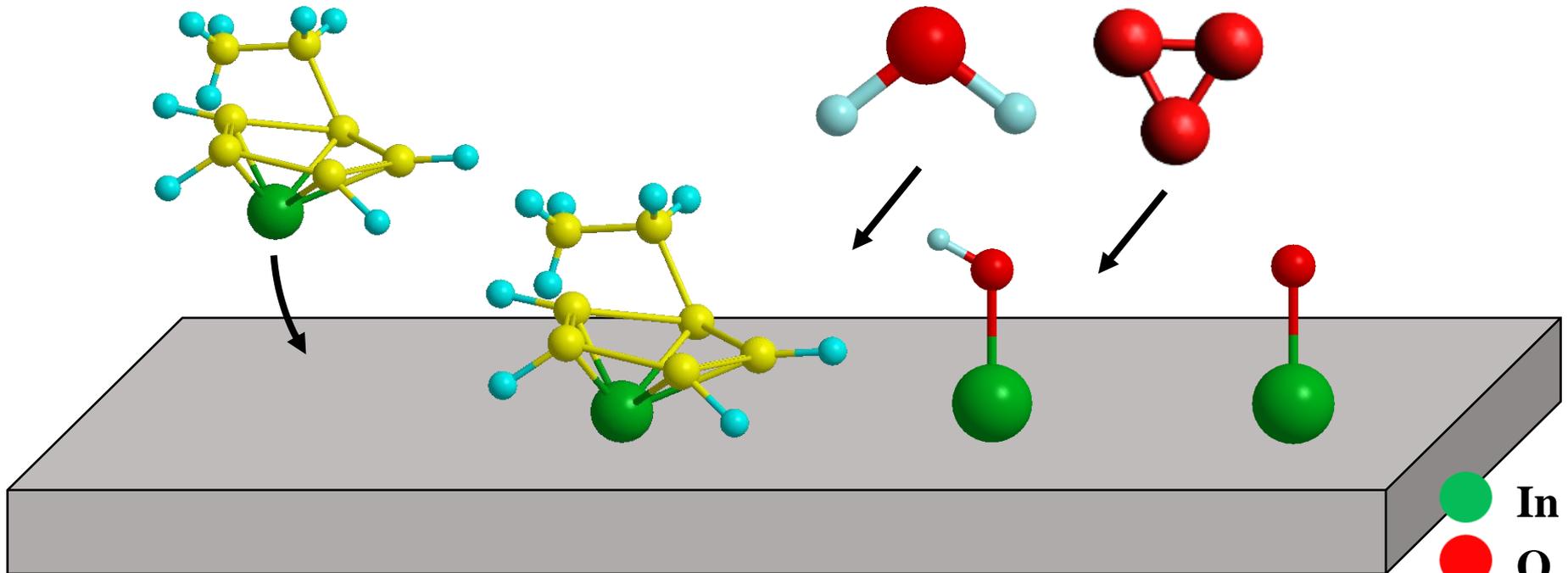
1. InEtCp

2. N₂ purge

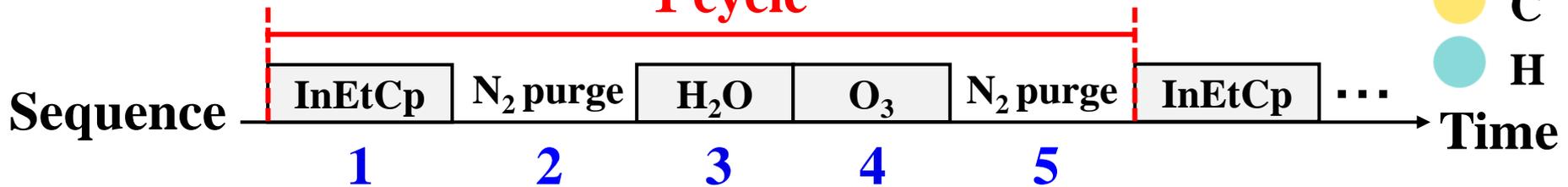
3. H₂O

4. O₃

5. N₂ purge



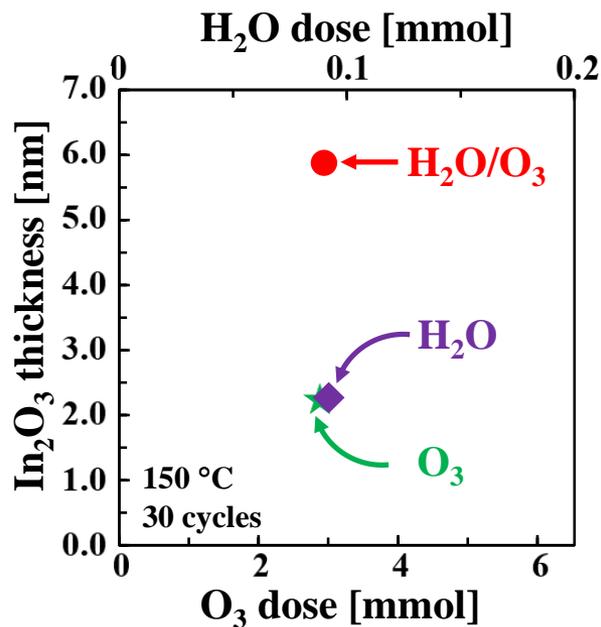
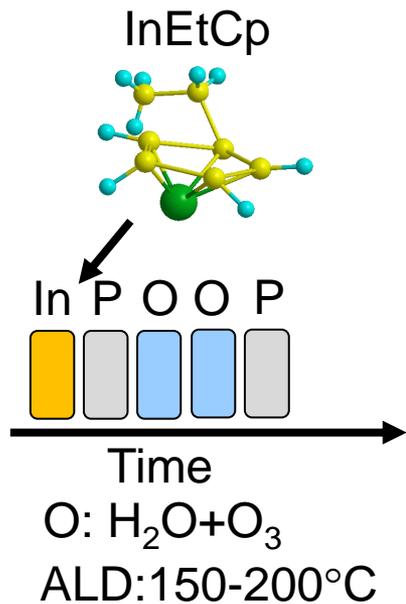
1 cycle



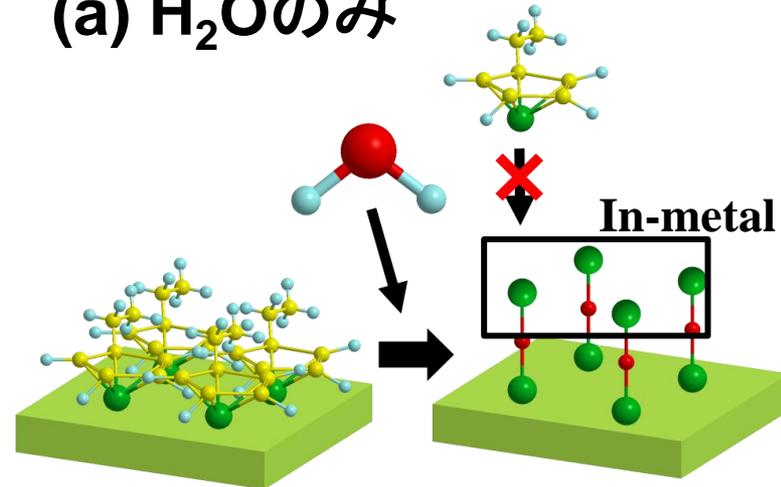
NIMS

R. Kobayashi et al., J. Appl. Phys. 60, 030903 (2021). R. Kobayashi et al., ECS Trans. 92 3 (2019).

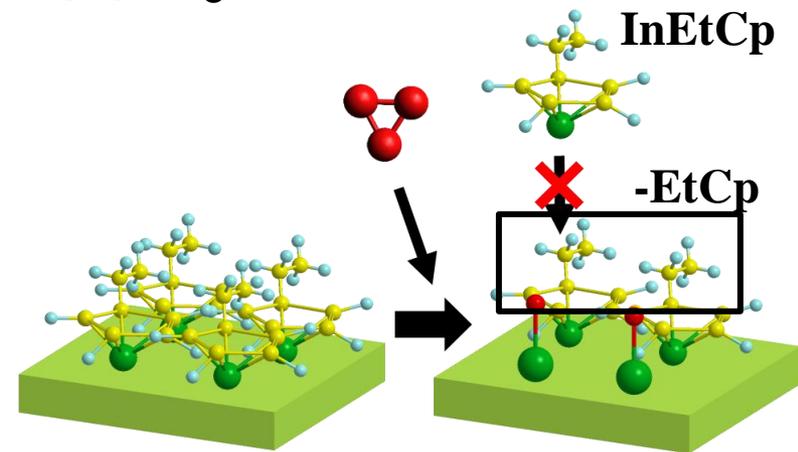
ALD-C-doped-InO



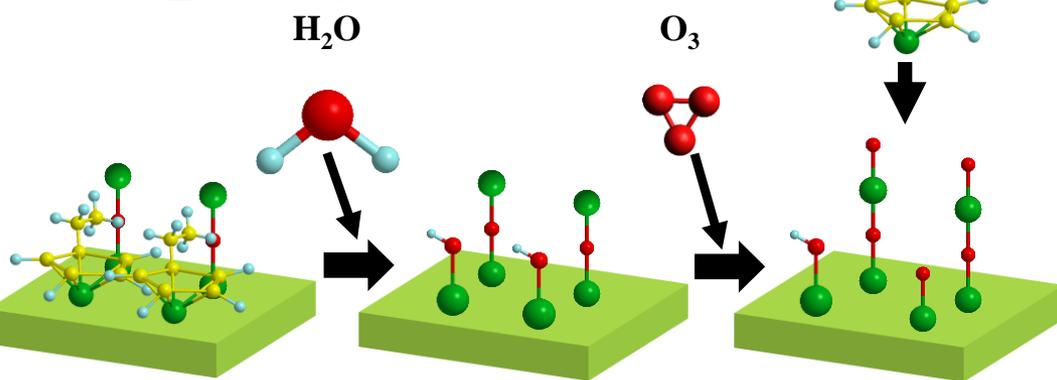
(a) H_2O のみ



(b) O_3 のみ



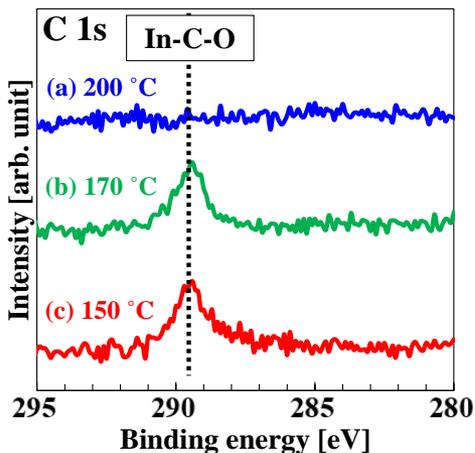
(c) $\text{H}_2\text{O} + \text{O}_3$



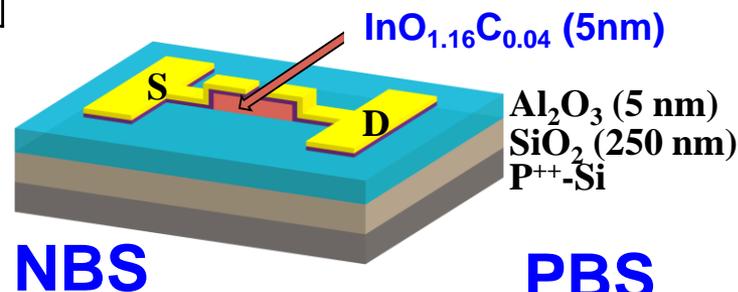
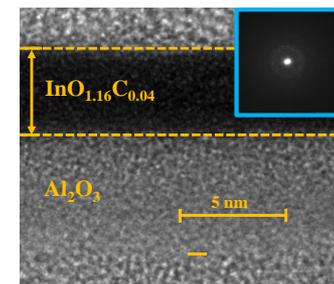
NIMS

R. Kobayashi et al., ECS Trans. 92 3 (2019).

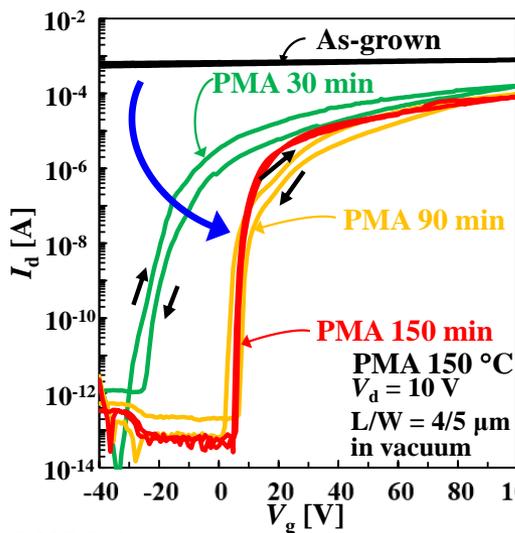
ALD-C-doped-InO



T_g [°C]	In [at.%]	O [at.%]	C [at.%]	$\text{InO}_{1.2-x}\text{C}_x$
200	45.6	54.4	0.0	$\text{InO}_{1.2}$
170	44.2	54.3	1.5	$\text{InO}_{1.17}\text{C}_{0.03}$
150	44.1	54.2	1.7	$\text{InO}_{1.16}\text{C}_{0.04}$

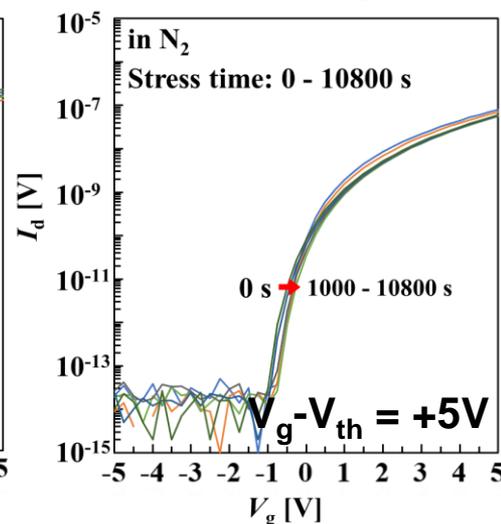
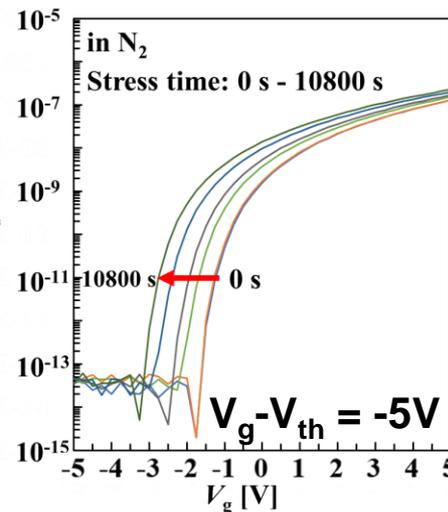
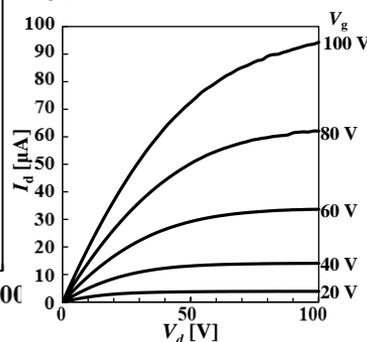


$\text{InO}_{1.16}\text{C}_{0.04}$ TFT (PMA 150°C in O_3)



$\mu_{FE} = 20.4 \text{ cm}^2/\text{Vs}$

$V_{on} = 1.1\text{V}$



NIMS

R. Kobayashi et al., J. Appl. Phys. 60, 030903 (2021). R. Kobayashi et al., ECS Trans. 92, 3 (2019).

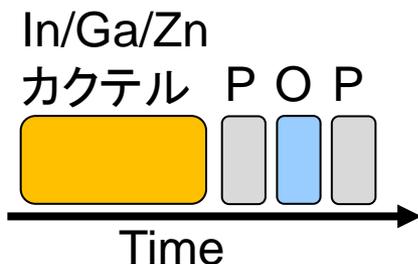
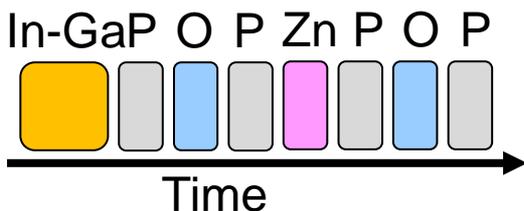
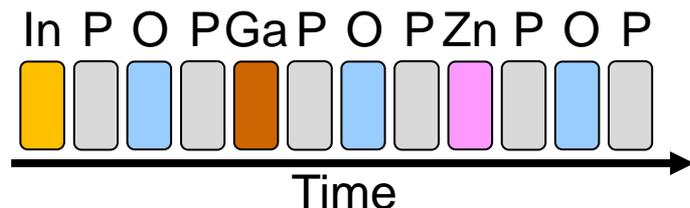
InO_xチャンネルでのALD技術のまとめ

V_{on}>0Vへ向けたALDの工夫

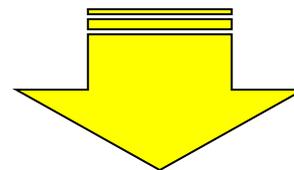
1. ALD-InO_x

- ・極薄膜(<~1nm)。
- ・厚膜(~5nm)では、ALD原料からのCドーピング。

2. ALD-InGaZnO



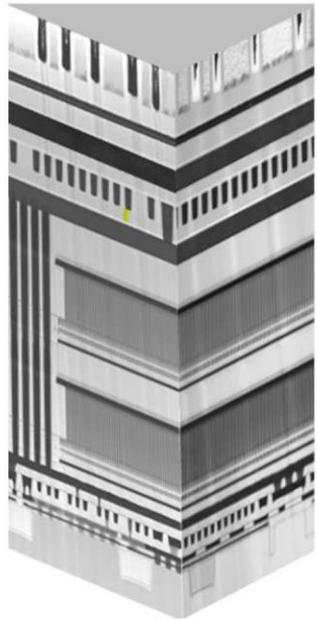
In-Ga新原料によるALDシーケンスのシンプル化。



カクテル原料の開発。

新原料の開発。

Hf_xZr_{1-x}O₂ (HZO) 強誘電体膜のNVD RAM

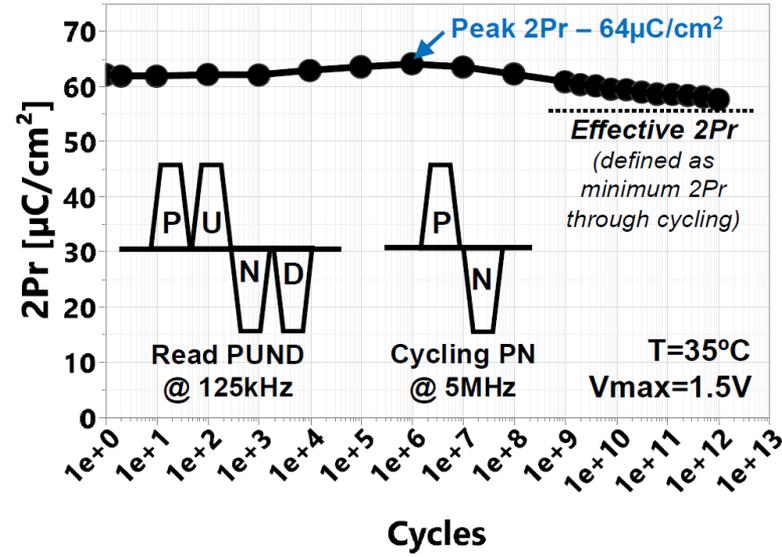
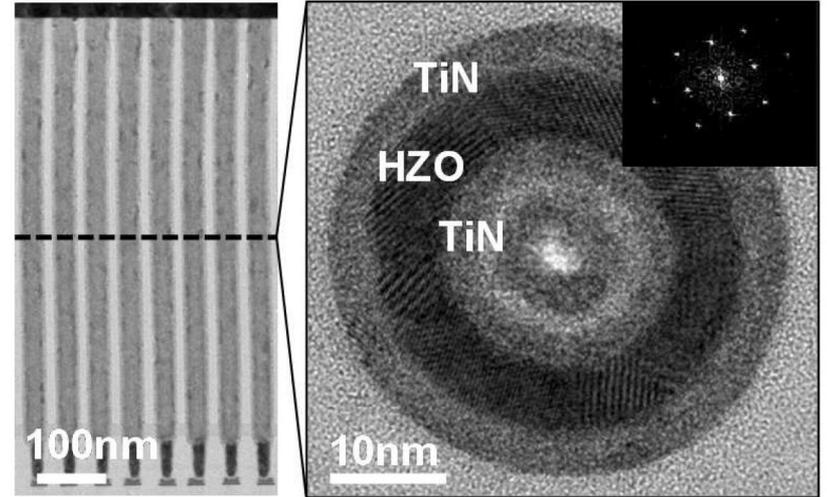
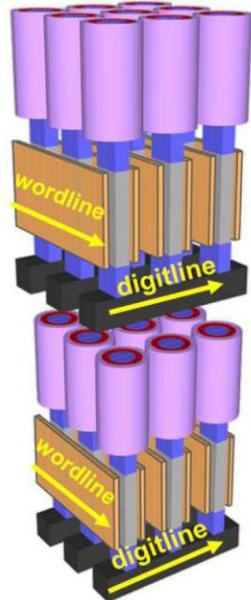


BEOL
Metallization
+ MIM Cap.

Layer 2
(1T1C Array)

Layer 1
(1T1C Array)

CMOS
Under Array



	Read / Write Endurance	Data Retention
DRAM	> 10 ¹⁵	Seconds
NVD RAM	> 10 ¹⁵	>10 years @ 55°C
NAND	10 ³ - 10 ⁵	> 5 years @ 55°C

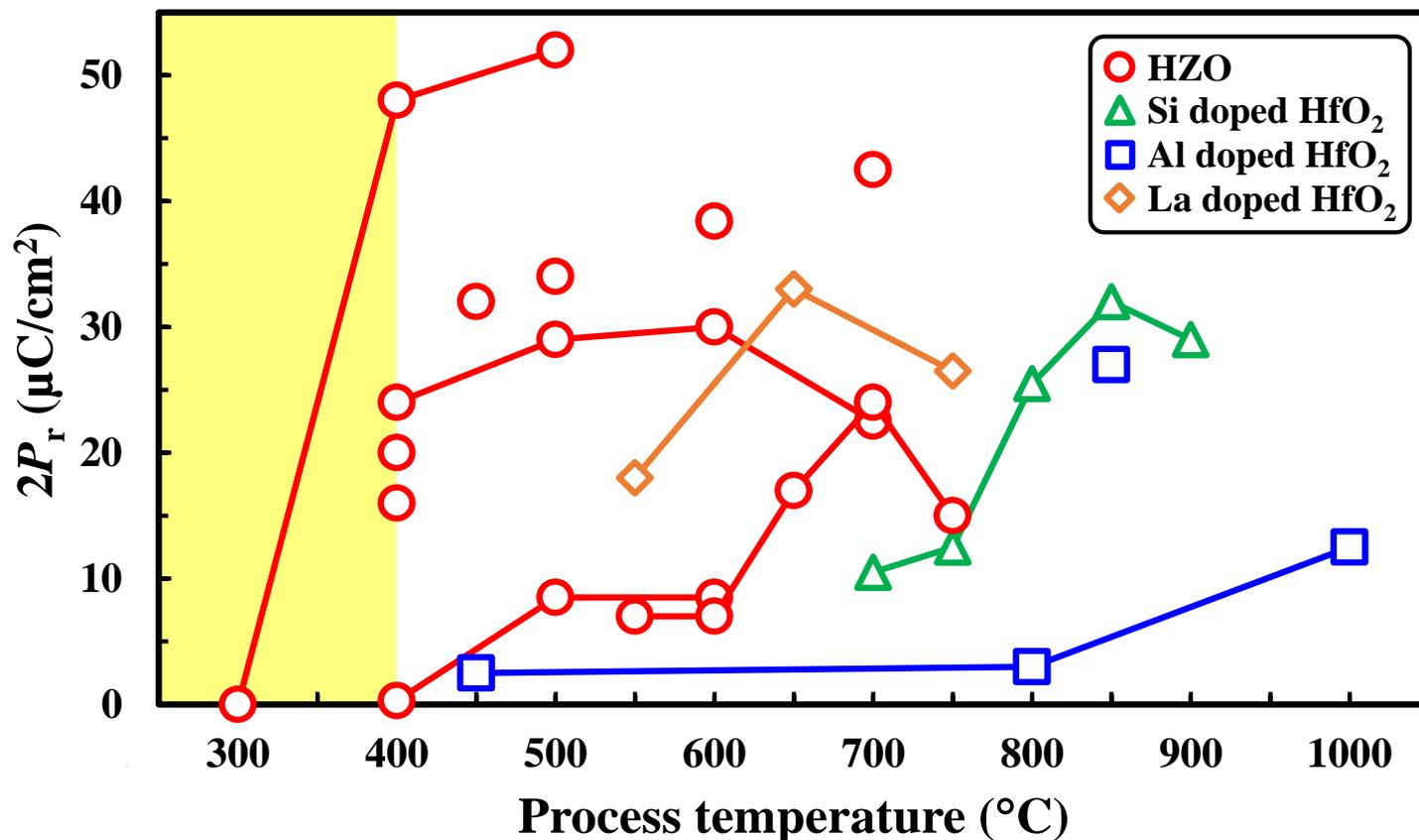
Micron

N. Ramaswamy et al., IEDM2023, T15-7 (2023).

Hf_xZr_{1-x}O₂ (HZO) デバイスでの要求

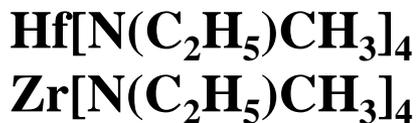
HZO膜は、幅広いHf:Zr組成で安定な特徴がある。

➡ FeFET & FeRAMの強誘電体デバイスでは、**400°C以下の低温度作製**が要求されている。

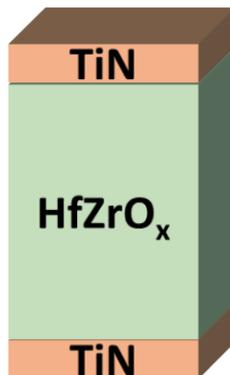


ALD-HZO膜の作製方法

(a) HfO₂/ZrO₂
ラミネート膜



(b) HZO
一括成膜



Hf/Zrカクテル
1ボトル



NIMS

(c) 結晶ZrO₂
シード層

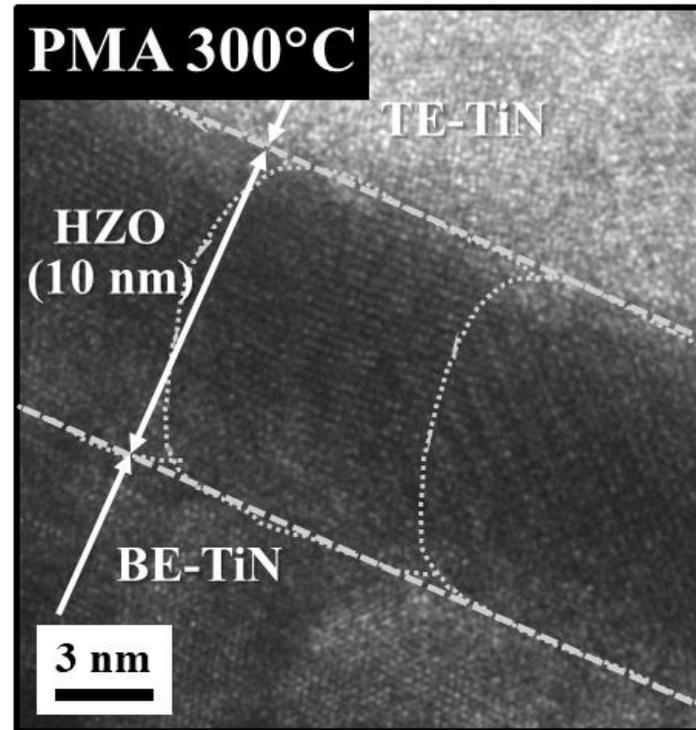
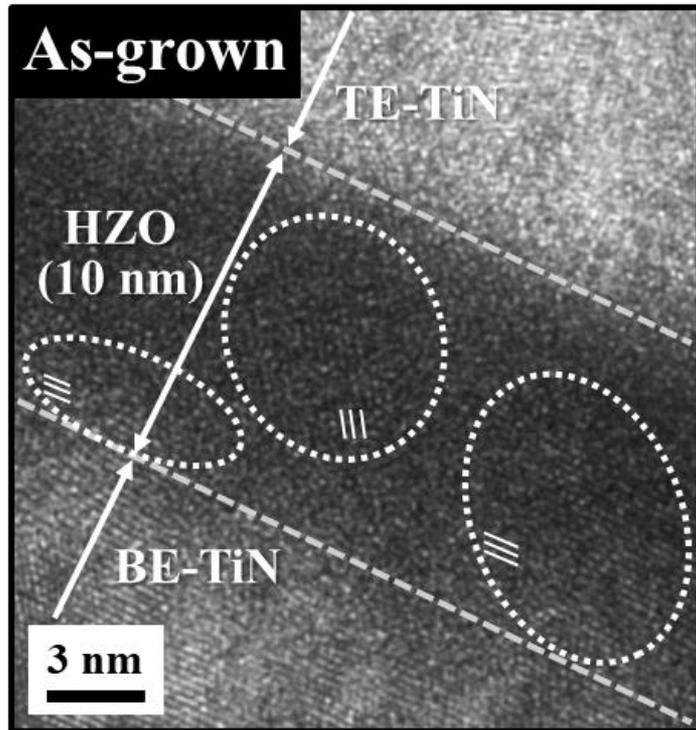


ALD-ZrO₂
低温結晶



Hf/Zrカクテル
1ボトル

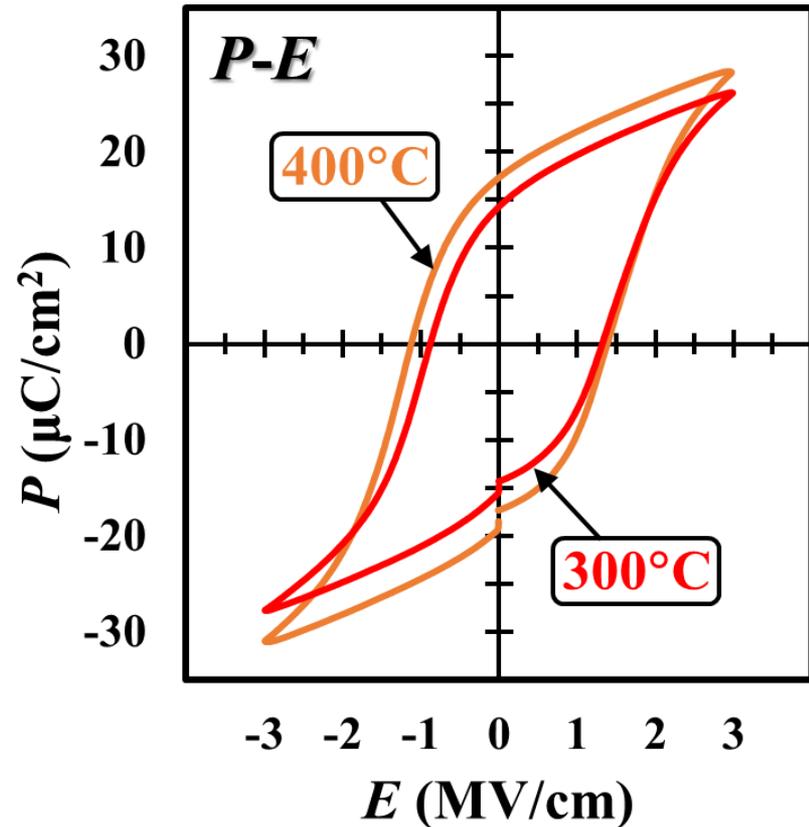
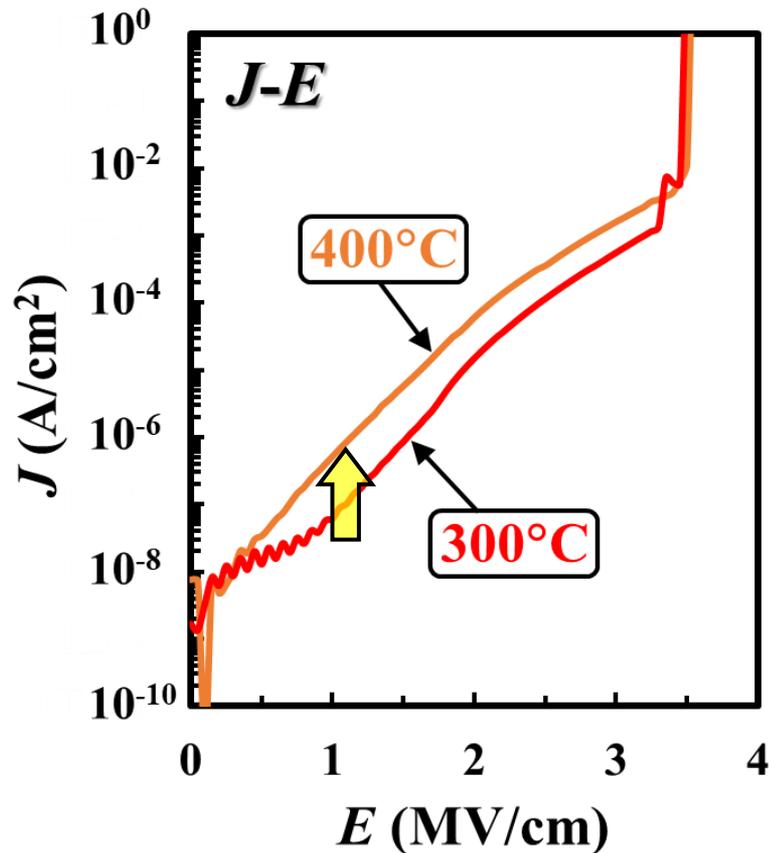
HZO一括成膜の効果



300°C成膜したas-grown HZO膜は、**ナノ粒子 (~5 nm)**が認められる。

300°CのPMA処理で、粒サイズ10–20 nmに粒成長した。

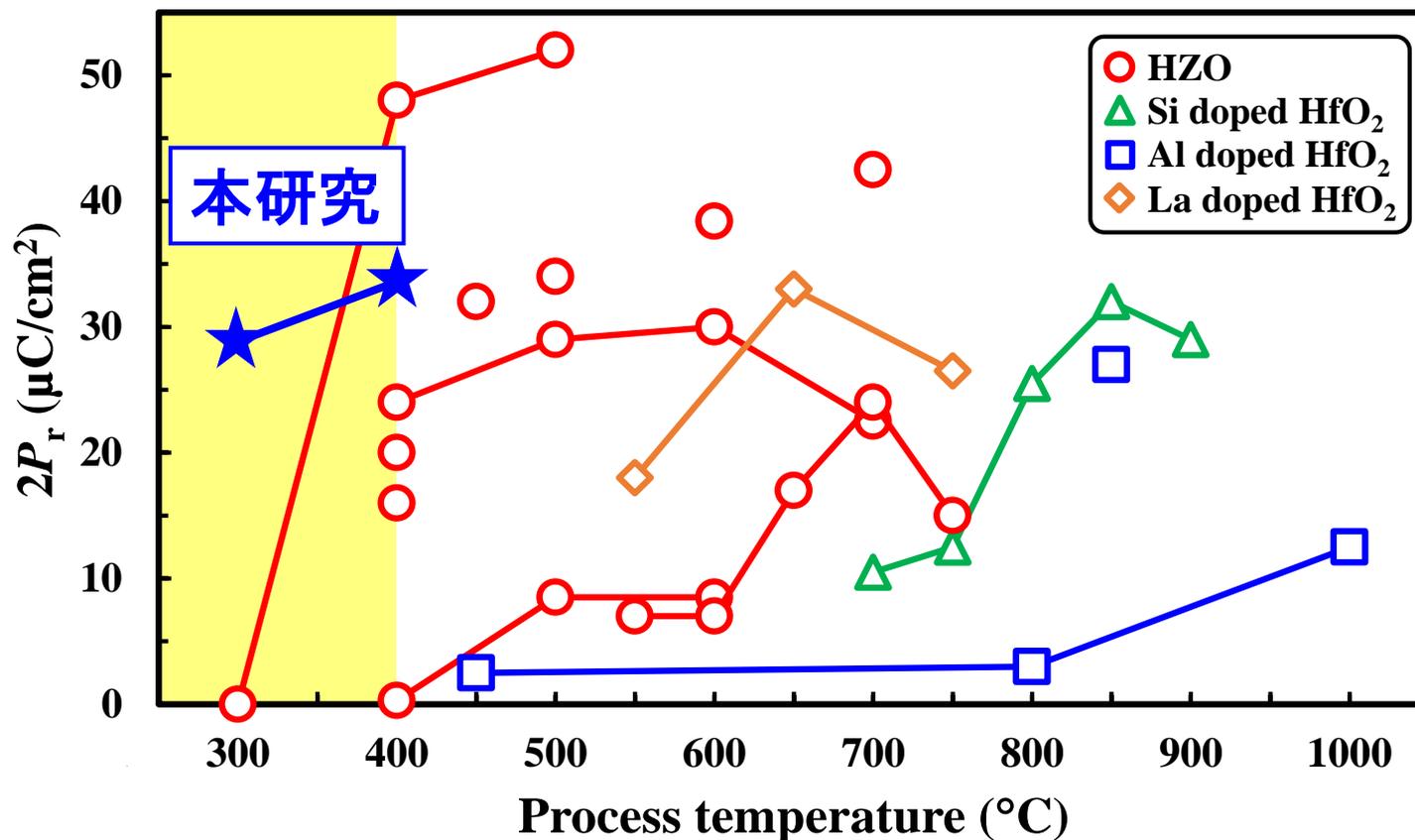
HZO一括成膜の効果



PMA300°C及び400°Cで作製したキャパシタは、ほぼ同じ絶縁破壊電界(~3.5 MV/cm)を示した。

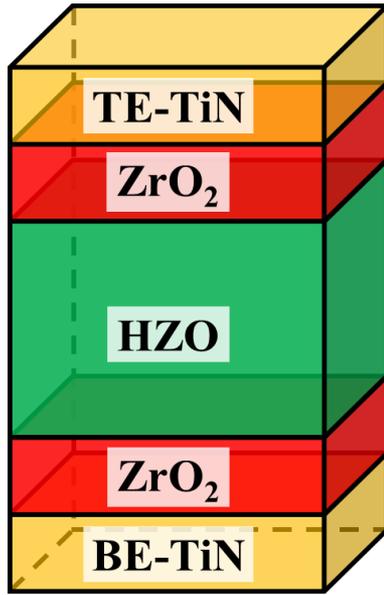
大きな分極特性($2P_r = 29 \mu\text{C}/\text{cm}^2$)を示した。

HZO一括成膜の300°C低温形成したHZO膜

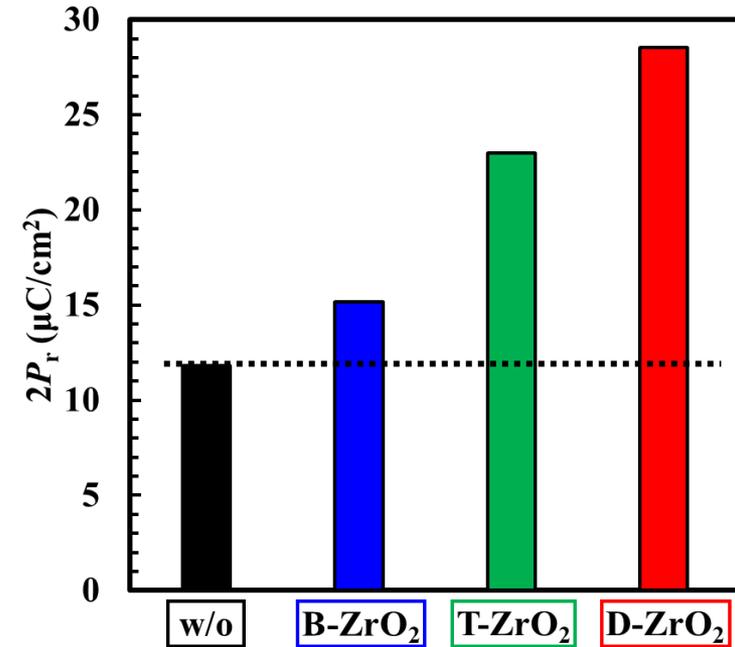
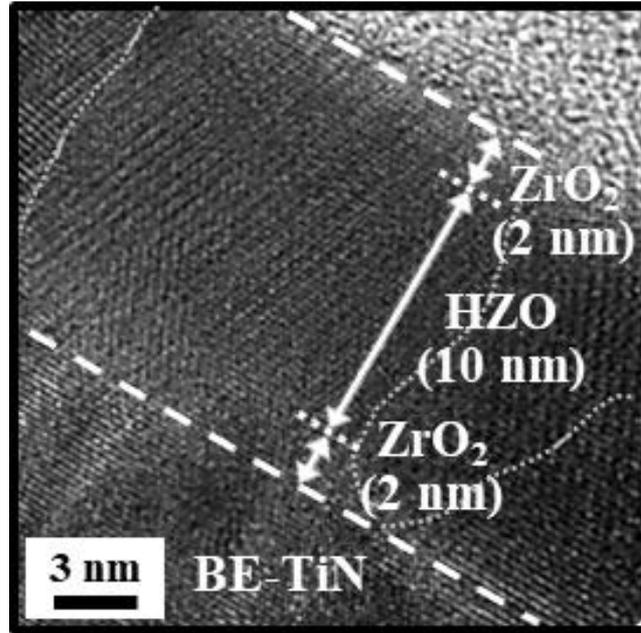


Hf/Zrカクテル原料を用いたALDによって、300°Cの低温プロセスで、大きな分極特性を示すHZO強誘電体膜を作製できた。

結晶ZrO₂シード層によるHZO膜の改善



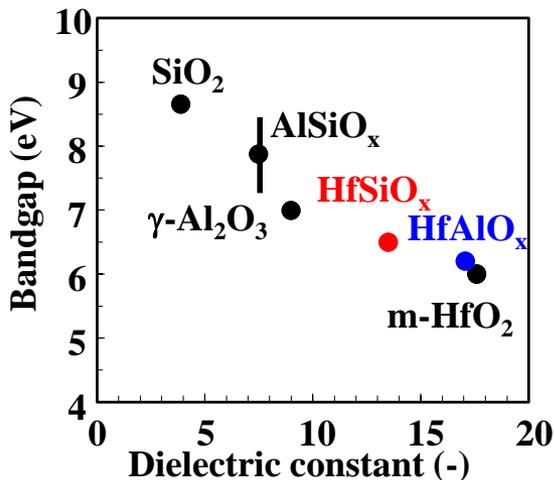
D-ZrO₂



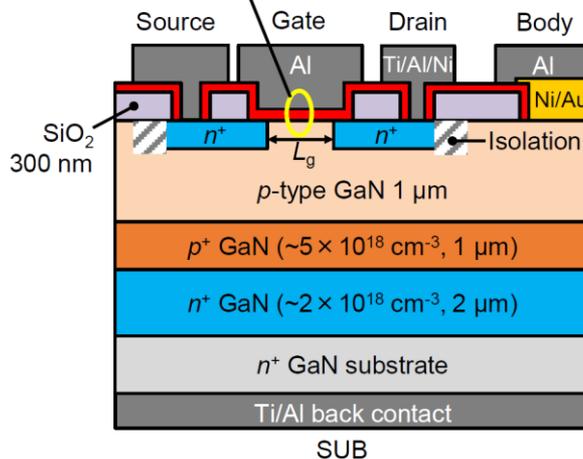
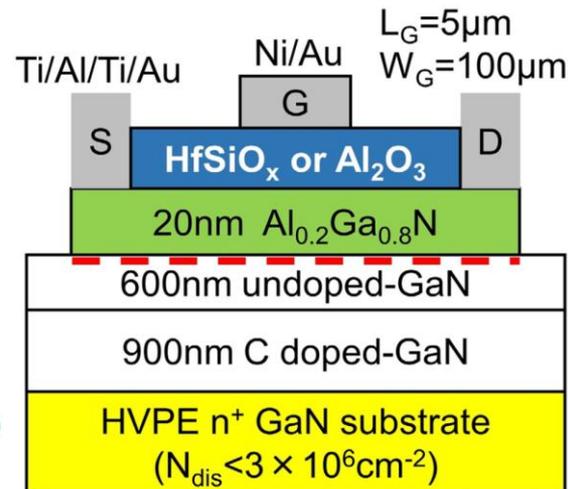
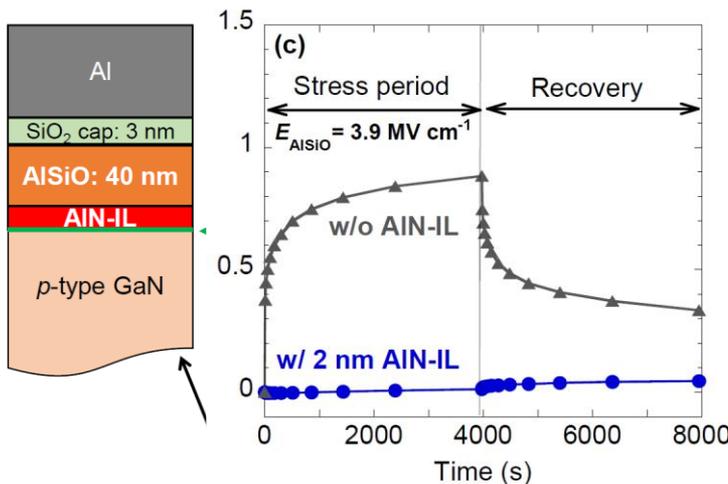
ALD-ZrO₂層は、As-grown膜でo, t-,c相の結晶化している。
HZO膜も、o, t-,c相の結晶成長しやすい。

GaNパワーデバイスのALD-絶縁膜

候補High-k材料

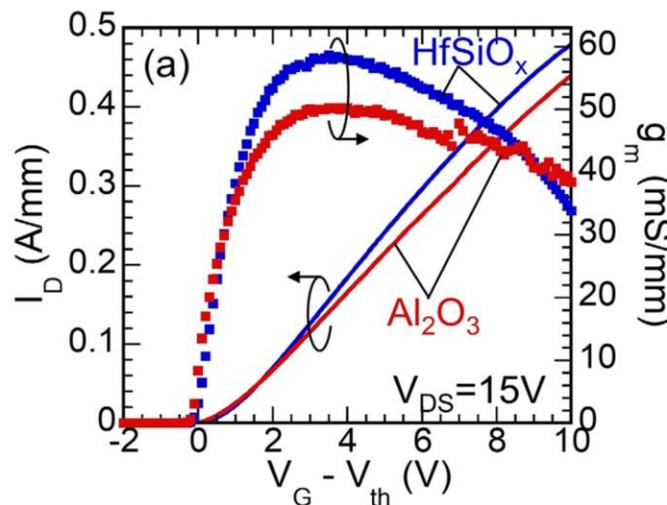


高k-value
アモルファス構造



トヨタ中研&名大

K. Ito et al., IEDM2023, T26-2 (2023).



北大&NIMS

R. Ochi et al., AIP Advances 10, 065215 (2020).

T. Nabatame et al., Appl. Phys. Express 12, 011009 (2019).

Toshihide Nabatame

まとめ

最先端デバイスに、原子層堆積 (ALD) 技術はスタンダードであり、理由として、**表面吸着反応律速**のため。

ロジックCMOS;

3D構造で、ALDでゲート絶縁膜及び電極の作製。

InO_x系チャネル;

InO_xへドーピング技術、IGZOのALD原料開発。

HZO強誘電体膜;

ラミネート、ALDカクテル原料、ZrO₂シード。

GaNデバイス用絶縁膜;

アモルファスAlSiO_x, HfSiO_x。

新規なALD原料の開発は必要！

NIMS:塚越一仁氏、澤田朋実氏、三浦博美氏、
宮本真奈美氏、大井暁彦氏、池田直樹氏、井上万里氏

芝浦工大:大石知司先生、清野肇先生、木村将之氏、
山田博之氏、山本逸平氏、弓削雅津也氏、
前田瑛里香氏、廣瀬雅史氏

明大:小椋厚志先生、栗島一徳氏、女屋崇氏、小林陸氏

に感謝致します。

ご清聴ありがとうございました。